

Inhoud

1. Eigenschappen van elektronische componenten

1.1	Inleiding	11
1.2	Halfgeleider materiaal	12
1.3	Eigenschappen van halfgeleiderjuncties	13
1.3.1	Juncties	13
1.3.2	Spice parameters van junctiecapaciteiten	15
1.4	MOS transistoren	16
1.4.1	Het statische gedrag	16
1.4.2	Detailering van het MOSFET model	18
1.4.3	De MOS transistor als analoge schakelaar	20
1.4.4	Klein-signaalmodellen voor MOSFET	20
1.4.5	SPICE parameters	22
1.5	Junctiefets	22
1.5.1	Het statische gedrag	22
1.5.2	De JFETs als regelbare weerstand en als analoge schakelaar	26
1.5.3	Klein-signaalmodellen voor JFETs	26
1.5.4	SPICE parameters voor JFETs	27
1.6	Eigenschappen van de bipolaire transistor	28
1.6.1	Samenvatting van het groot-signaalgedrag	28
1.6.2	Klein-signaalhoogfrequentgedrag van de bipolaire transistor	31
1.7	Combinatietransistoren	36
1.7.1	Vermindering van de invloed van basisstromen	36
1.7.2	Vermindering van de invloed van het Early effect	38
1.8	Een vergelijking tussen de verschillende actieve componenten	39
1.9	Passieve componenten	40
1.9.1	Geleiders	40
1.9.2	Condensatoren	45
1.9.3	Spoelen en transformatoren	46
1.9.4	Weerstanden	49
1.10	Vraagstukken bij hoofdstuk 1	51

2. Ruis en elektromagnetische storingen; selectiviteit

2.1	Ruisoorzaken en modellen	57
2.1.1	Thermische ruis (thermal noise, Johnson noise)	57
2.1.2	Hagelruis (shot noise)	59
2.1.3	Flikkerruis (flicker noise, $1/f$ noise)	59
2.1.4	Avalanche/zenerruis	60
2.2	Rekenen met ruis	60
2.3	Ruis in transistoren	64
2.4	Stoorsignalen (interference, storingen)	65
2.4.1	Inductieve (magnetische) koppeling	66
2.4.2	Capacitieve (elektrische) koppeling	67
2.4.3	Resistieve koppeling	69

2.4.4	EM-koppeling, afscherming en aarde	69
2.5	Selectiviteit	70
2.6	Selectiviteit voor instelsignalen	73
2.7	Vraagstukken bij hoofdstuk 2	77
3.	Tegenkoppeling en compensatie	83
3.1	Inleiding	83
3.2	Compensatie	84
3.3	Algemene eigenschappen van teruggekoppelde lineaire systemen	85
3.4	Het tegenkoppelen van spanningen en stromen	90
3.4.1	Versterkende elementen: nullors, opamps en OTA's	90
3.4.2	Bronnen en belastingen	92
3.4.3	Configuraties voor het tegenkoppelen van stroom en spanning .	94
3.5	Het asymptotic-gain model	99
3.5.1	Principe	99
3.5.2	Berekening van in- en uitgangsimpedanties van tegengekoppelde schakelingen	102
3.5.3	De lusversterking is geen nnieke grootheid	105
3.6	Toepassingen van het asymptotic-gain model	106
3.6.1	De shuntrap	106
3.6.2	Een spanningsversterker met terugkoppeling over meerdere trappen 110	
3.6.3	Een stroomversterker met terugkoppeling over meerdere trappen	114
3.6.4	Tussenbalans	115
4.	Schakelingen voor het opwekken van stromen en spanningen	121
4.1	Spanningsreferenties	121
4.1.1	De zenerdiode	122
4.1.2	De basis-emitterspanning als referentie	124
4.1.3	Het verschil ΔU_{BE} van de basis-emitterspanningen van twee transistoren als referentie	128
4.1.4	Bandgapreferenties	129
4.1.5	De voedingsspanning	130
4.2	De vorming en kopiëring van instelstromen	130
4.3	Verbeterde schakelingen om stromen te kopiëren	134
5.	Instelling	143
5.1	Principes	143
5.2	Instelling met behulp van de tegenkoppeling	148
5.2.1	Instelling met behulp van de signaaltegenkoppeling	148
5.2.2	Instellen met behulp van aparte tegenkoppelcircuits	150
5.3	Stroominstelling door gebruik te maken van compensatie en balancering	152
5.4	Potentiaalverschuivingen en compensatie van spanningen	153
5.5	Het koppelen van versterkertrappen	155
5.6	Combinaties van tegenkoppeling en balancering	156
5.6.1	Een spanningsversterker uitgevoerd met bipolaire transistoren	156

5.6.2	Tussenbalans	157
5.6.3	Low-voltage, low-power schakelingen	158
6.	Verschilversterkers, opamps, OTA's en instrumentatieversterkers	163
6.1	Inleiding	163
6.2	Verschilversterkers	164
6.2.1	Balansschakelingen	164
6.2.2	Kwaliteitsparameters van een verschilversterker	164
6.2.3	Verschilversterkers met actieve belasting, OTA's	167
6.3	Rail-to-rail verschilversterkers, low-voltage schakelingen	169
6.4	Inversie	172
6.5	Een voorbeeld van een monolithische gelijkspanningsversterker	174
6.6	Eigenschappen van opamps	175
6.6.1	Offset en ingangs-bias-stroom	176
6.6.2	Ruis in opamps	179
6.6.3	Open-loop gain en bandbreedte	179
6.6.4	Slew rate	180
6.6.5	Common-mode rejection ratio (CMRR) en power-supply rejection ratio (PSRR)	181
6.6.6	Andere specificaties	182
6.7	De instrumentatieversterker	182
7.	Stabiliteit en bandbreedte	191
7.1	Inleiding	191
7.2	Stabiliteit van teruggekoppelde systemen	192
7.2.1	Vrije trillingen en karakteristieke vergelijkingen	192
7.2.2	Lusversterking GH met twee polen waarvan één in de oorsprong	196
7.2.3	Lusversterking CH met één pool	196
7.2.4	Lusversterking GH met twee polen en één nulpunt	197
7.3	Bode diagrammen	198
7.3.1	Beoordeling van de stabiliteit en bandbreedte met behulp van Bode diagrammen	198
7.3.2	De invloed van hogere-orde polen en nulpunten	199
7.4	Methoden om de stabiliteit van een teruggekoppeld systeem te verbeteren 201	
7.5	Stabiliteit en bandbreedte van schakelingen met opamps	205
7.6	Het hoog-frequent gedrag van versterkertrappen	208
7.7	Enkeltrapsversterkers	212
7.8	Meertrapsversterkers	214
8.	Oscillatoren	223
8.1	Inleiding	223
8.2	Relaxatieoscillatoren	224
8.2.1	Principe	224
8.2.2	Ladingsprongoscillatoren	227
8.3	Harmonische oscillatoren	230

8.3.1	De twee-integratoroscillator	230
8.3.2	Resonatoroscillatoren	233
8.3.3	RC oscillatoren	242
9.	Schakelingen voor niet-lineaire signaalbewerkingen	253
9.1	Inleiding	253
9.2	Begrenzers (limiters, clippers)	254
9.2.1	Het principe	254
9.2.2	De aard van de signalen	256
9.2.3	Nauwkeurigheid	258
9.2.4	Protectiediodes	258
9.3	Gelijkrichters	260
9.4	Spanningsvergelijking (voltage comparators)	262
9.4.1	Principe	262
9.4.2	Parasitaire oscillaties en ruis	262
9.4.3	Eigenschappen van comparatoren	264
9.4.4	Enkele eenvoudige ontwerpen	265
9.5	Elektronische schakelaars en geschakelde bipolaire transistoren	266
9.5.1	Inleiding	266
9.5.2	Schakelaars met JFETs	267
9.5.3	Schakelaars met CMOS transistoren	270
9.5.4	Schakeltijden; clock feedthrough, break-before-make	272
9.5.5	Toepassingen van schakelaars	274
9.5.6	Schakelfuncties met dioden en bipolaire transistoren	277
10.	Uitwerkingen bij de opgaven	291
10.1	Inleiding	291
10.2	O oplossingen	291
	Referenties	313
	Index	317

Chapter 1

Eigenschappen van elektronische componenten

1.1 Inleiding

Elektronische componenten vertonen een zeer complex gedrag. De spanning- stroom-relaties zijn vaak sterk niet-lineair en de responsies op spanning- en stroomveranderingen vertonen traagheidseffecten. Voor een mathematische beschrijving van een dergelijk gedrag dient men gebruik te maken van tijdsafhankelijke niet-lineaire differentiaalvergelijkingen: Dit is geen prettig vooruitzicht voor een ontwerper! Bovendien moet de ontwerper rekening houden met tal van "bijkomstigheden" zoals ruis, elektromagnetische storing, drift, etc. Tot overmaat van ramp blijkt toepassing van de onvolprezen wetten van Kirchhoff niet altijd geoorloofd te zijn en moet men terugvallen op de veel lastigere wetten van Maxwell.

We moeten daarom constateren dat de complexiteit van elektronische schakelingen oneindig groot is en dat een volledige beheersing van het gedrag ervan niet tot de mogelijkheden behoort. In dit opzicht wijkt de elektronica niet af van andere wetenschappen die zich bezighouden met natuurverschijnselen en menselijke gedragingen en we hebben ermee leren (over)leven. We doen dit deels door de problemen systematisch en hiërarchisch aan te pakken. Bij deze aanpak worden complexe problemen opgesplitst in beter hanteerbare deelproblemen.

Het is de taak van de ontwerpers om de condities te scheppen waaronder vereenvoudiging mogelijk is en om het ontwerp zodanig te maken dat het aan bepaalde realiseerbare wensen voldoet. De ontwerper moet bovendien behulpzaam zijn bij het formuleren van die wensen en aan kunnen geven wat het te verwachten gedrag, en de mogelijke spreiding daarin is. In lijn met de ontwerpgerichte benadering in dit boek presenteren we in het eerste hoofdstuk een overzicht van het min of meer geïdealiseerde gedrag van de elektronische componenten. Op dit gedrag zullen we ons baseren bij het opzetten van de structuur van de (basis)schakelingen. Vervolgens worden de belangrijkste afwijkingen van dit gedrag besproken. Bij het ontwerpen wordt ernaar gestreefd om de ongewenste effecten van deze afwijkingen tot aanvaardbare proporties terug te brengen. Teneinde de complexiteit te verminderen wordt ervoor gezorgd dat de wisselwerking tussen de verschillende ongewenste effecten geen belangrijke rol speelt.

Bij de behandeling van de componenteeigenschappen is gekozen voor de volgende volgorde:

- het groot-signaalgedrag gebaseerd op fysische verschijnselen,

- klein-signaalmodellen voor geschikt gekozen geldigheidsgebieden van het groot-signaalmodel,
- dynamische modellen, waarin de traagheidseffecten zijn verdisconteerd veelal in samenhang met het kleinsignaalgedrag.

De ontstaansoorzaken en modellen voor ruis en andere storende signalen zullen in een afzonderlijk hoofdstuk worden besproken.

1.2 Halfgeleider materiaal

De elektrische geleidbaarheid van zuiver (intrinsiek) monokristallijn silicium is gering, omdat er maar weinig vrije ladingsdragers in het materiaal aanwezig zijn. Indien er op de een of andere wijze toch vrije ladingsdragers in het materiaal worden gebracht, bijvoorbeeld door thermische generatie of door generatie met behulp van licht, dan blijken deze ladingsdragers zich vrij gemakkelijk door het materiaal te kunnen bewegen. De driftsnelheid v van de ladingsdragers hangt daarbij af van de veldsterkte E (Fig. 1.1). Bij hoge veldsterkten neemt de driftsnelheid op niet-lineaire wijze met de veldsterkte toe en nadert asymptotisch tot aan een grenswaarde die door de temperatuur wordt bepaald: de thermische snelheid. In deze cursus zullen we ons uitsluitend bezig houden met verschijnselen die bij lage veldsterkten plaatsvinden. Daarbij neemt de driftsnelheid v bij benadering evenredig toe met de veldsterkte E volgens

$$v = \mu E, \quad (1.1)$$

waarbij de evenredigheidsconstante μ de *beweglijkheid* wordt genoemd. Onder deze omstandigheden gedraagt de stroom-spanningsrelatie van het weerstandsmateriaal zich volgens de wet van Ohm.

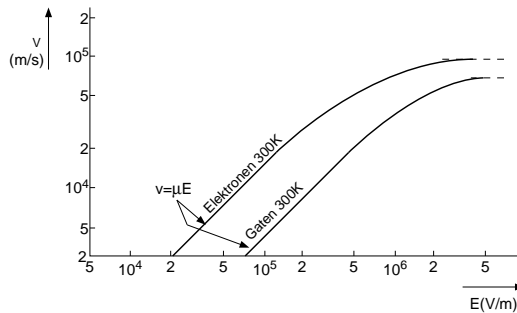


Figure 1.1: De driftsnelheden van elektronen en gaten in silicium als functie van de aangelegde veldsterkte.

Het aantal vrije ladingsdragers in halfgeleidermateriaal is veel groter indien het gedoteerd is met acceptoren of donoren. De geleidbaarheid σ bedraagt dan:

$$\sigma = q(n\mu_n + p\mu_p). \quad (1.2)$$

waarin n , μ_n , p en μ_p de ladingsconcentraties en de bijbehorende beweeglijkheid van respectievelijk de vrije elektronen en gaten voorstellen.

De weerstand van een blokvormig stuk weerstandsmateriaal met afmetingen zoals aangegeven in Fig. 1.2 bedraagt:

$$R = \frac{L}{bW\sigma} \quad (1.3)$$

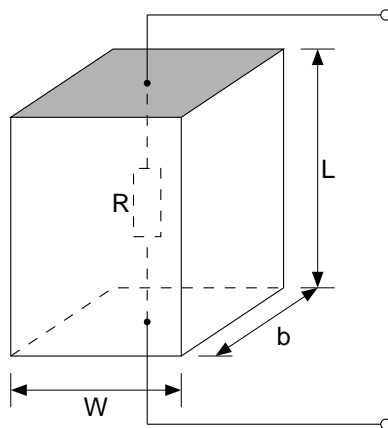


Figure 1.2: Een weerstand met een blokvormige geometrie voorzien van geleidende aansluitvlakken.

Indien het materiaal een n-type halfgeleider is, met een doteringsconcentratie N_d , dan zal gelden bij niet al te lage concentraties en een voldoende hoge temperatuur dat $n \simeq N_d$ en $n \gg p$, zodat

$$\sigma \simeq q\mu_n N_d, \quad (1.4)$$

en

$$R = \frac{L}{bWq\mu_n N_d}. \quad (1.5)$$

1.3 Eigenschappen van halfgeleiderjuncties

1.3.1 Juncties

Indien een p- en een n- halfgeleidermateriaal met elkaar verbonden zijn dan heerst er in het grensgebied een contactpotential. Deze contactpotential ontstaat doordat er, als gevolg van het concentratieverschil, ladingsdragers van het ene naar het andere gebied diffunderen en zorgt ervoor dat in de evenwichtstoestand de diffusiestromen en de driftstromen elkaar precies compenseren, zodat het materiaal stroomloos is. In een smal gebied rond de overgang, dat depletielaag wordt genoemd, zijn door de werking van het elektrische veld de vrije gaten en elektronen verwijderd. De vaste acceptor- en donorionen blijven achter en vormen een ruimtelading (Fig. 1.3).

Het elektrische veld is gelijk aan de eerste afgeleide van de potential terwijl de ruimtelading gelijk is aan de eerste afgeleide van het veld (= de tweede afgeleide van de potential). De contactpotential over de junctie wordt veelal aangeduid als *diffusiespanning* of *built-in voltage*. Indien de halfgeleidermaterialen homogeen zijn gedoteerd en de concentraties respectievelijk N_d en N_a bedragen dan is de diffusiespanning U_d gelijk aan:

$$U_d = \frac{kT}{q} \ln \frac{N_a N_d}{n_i^2}. \quad (1.6)$$

Voor de totale breedte B van de depletielaag geldt (Wissenburgh 1991):

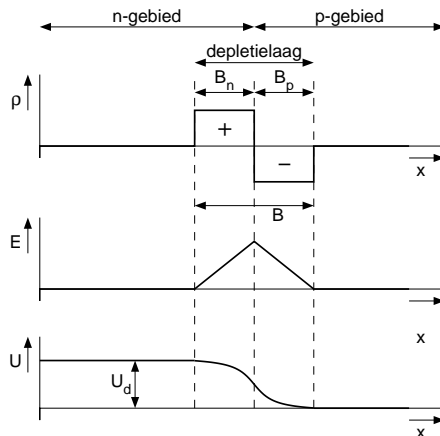


Figure 1.3: De ruimteladingsdichtheid ρ , de veldsterkte E en de potentiaal U bij een geïdealiseerde pn-junctie.

$$B = \sqrt{\frac{2\epsilon_0\epsilon_r}{q}(U_d - U)(N_a^{-1} + N_d^{-1})} \quad (1.7)$$

waarin U de uitwendig aangelegde spanning is, welke negatief is in de sperrichting. De delen B_n en B_p van de depletielaag in respectievelijk de n- en de p-laag verhouden zich daarbij omgekeerd evenredig met de bijbehorende concentraties, dus als:

$$\frac{B_n}{B_p} = \frac{N_a}{N_d} \quad (1.8)$$

De positieve ruimtelading opgeslagen in het n-materiaal is gelijk aan de negatieve ruimtelading in het p-materiaal. In capaciteitsberekeningen wordt geen onderscheid gemaakt tussen de typen lading, die beiden met het symbool Q aangeduid worden. De junctiecapaciteit C_j per eenheid van oppervlakte is gelijk aan :

$$C_j = \frac{dQ}{dU}. \quad (1.9)$$

Met (1.7) en (1.8) volgt hieruit (zie ook [1]) dat

$$C_j = \frac{C_{j0}}{\sqrt[m]{1 - \frac{U}{U_d}}} \quad (1.10)$$

waarbij de exponent m voor praktische juncties, waarbij de dotering niet homogeen is, tussen 2 en 3 in ligt.

1.3.2 Spice parameters van junctiecapaciteiten

Indien de spanning U over de junctie in voorwaartse richting staat (U is dan positief) dan neemt C_j volgens het model van vergelijking (1.10) asymptotisch toe naar oneindig voor $U \rightarrow U_d$. Deze situatie zal in de praktijk niet benaderd worden, omdat de voorwaartse stroom dan dermate groot zal zijn dat allerlei andere niet-idealiteiten zoals serieweerstanden een verdere toename van de junctiespanning verhinderen. Toch is het verstandig om in computermodellen maatregelen te nemen die dergelijke singulariteiten voorkomen, omdat er anders in de berekeningenodeloos problemen zouden kunnen optreden. In het programma SPICE is hiertoe de volgende maatregel genomen:

Voor junctiespanningen $U < F_c U_d$ wordt de capaciteit berekend volgens het model

van vergelijking (1.10). Voor grotere junctiespanningen wordt overgeschakeld naar een ander model, waarin de capaciteit lineair met de spanning U toeneemt. (Fig. 1.4). De parameter F_c kan men opgeven, maar bedraagt default 0,5.

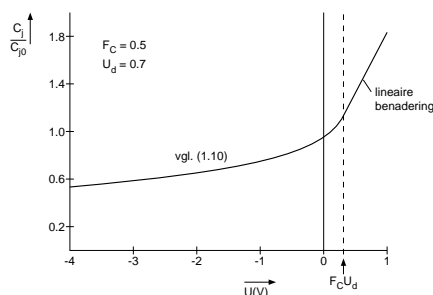


Figure 1.4: De junctiecapaciteit versus de uitwendige spanning volgens het SPICE model voor $MJ = 1/m = 0,33$.

Een uitgebreidere beschouwing over de modellen voor junctiecapaciteiten wordt gegeven door Getreu (1978). In vergelijking met de notatie in dit boek dienen voor de SPICE modellen de volgende substituties verricht te worden (Tabel 1.1).

Tabel 1.1: Een vergelijking van de parameters in dit boek met PSPICE parameters.

Dit dictaat	PSPICE
U	Vbe, Vbc etc.
U_d	VJE, VJC etc. (default 0.75)
$1/m$	MJE, MJC etc. (default 0.33)
C_{j0}	CJE, CJC etc.
C_j	$Cjbe, Cjbc$ etc.

1.4 MOS transistoren

1.4.1 Het statische gedrag

In MOS transistoren vloeit de stroom door een kanaal tussen de source- en de drain-elektrode. In enhancement-(verrijkings-)transistoren wordt het kanaal geïnduceerd door een spanning die op de gate-elektrode wordt gezet. In depletion-transistoren bestaat er al een kanaal bij een gate-spanning van 0 Volt. In beide gevallen kan met de gate-spanning de stroom door het kanaal geregeld worden, door het kanaal meer of minder "af te knijpen". De grenswaarde van de gate-sourcespanning U_{GS} waarbij het kanaal nog net afgeknepen is wordt de *drempelspanning (threshold voltage)* U_t genoemd. De gate-elektrode is van het kanaal gescheiden door een isolerend oxide. Daardoor is de sturing via de gate-elektrode, althans voor lage frequenties, stroomloos. De stroom in het kanaal ontstaat door drift van meerderheidsladingsdragers onder invloed van een veld tussen de source en de drain. De nu volgende beschouwingen en vergelijkingen betreffen n-kanaal MOSFETs. Voor p-kanaal transistoren gelden tegengestelde tekens voor alle stromen en spanningen.

Figuur 1.5(a) toont als voorbeeld een gemeten I_D/U_{DS} karakteristiek voor een n-kanaal MOSFET, waarbij de gate-sourcespanning U_{GS} als parameter uitstaat. In het rechtsboven gelegen kwadrant kunnen we een drietal gebieden onderscheiden: Het *lineaire* gebied dat gelegen is rondom de oorsprong, het *verzadigingsgebied*

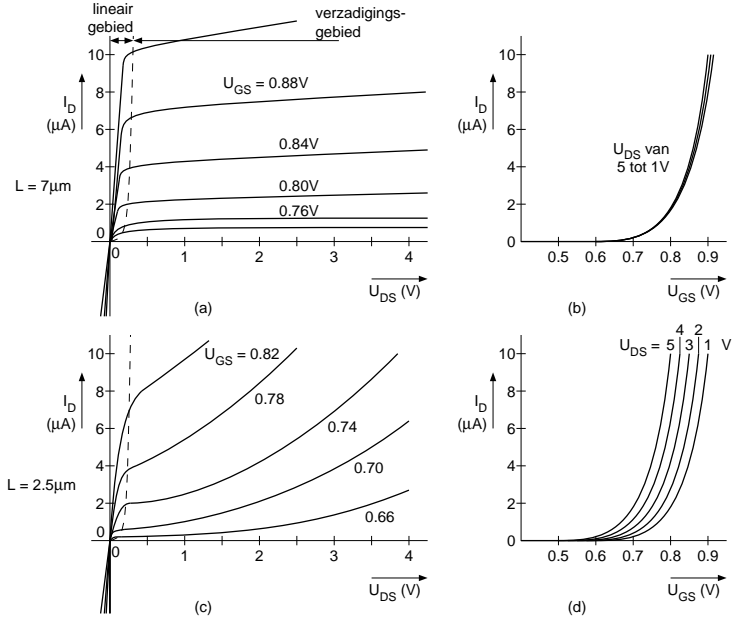


Figure 1.5: De gemeten drainstroom van een n -kanaal MOSFET met een kanaallengte van $7 \mu\text{m}$ a) versus de drain-sourcespanning, b) versus de gate-sourcespanning c) en d) dezelfde grafieken voor een MOSFET met de veel kortere kanaallengte van $2,5 \mu\text{m}$.

waarin de curven min of meer horizontaal lopen, en het *afsnijgebied* dat samenvalt met de horizontale as.

Voor deze verschillende gebieden gelden voor de drainstroom de volgende benaderingen (Wissenburgh 1991):

$$I_D = 0 \quad \text{voor } U_{GS} < U_t \quad (\text{afsnijgebied}) \quad (1.11)$$

$$I_D = \frac{\beta}{2} [(U_{GS} - U_t)^2 - (U_{GD} - U_t)^2] = \beta U_{DS} (U_{GS} - U_t - \frac{1}{2} U_{DS})$$

voor $U_t \leq U_{DS} + U_t \leq U_{GS}$ (lineair - gebied) (1.12)

$$I_D = \frac{\beta}{2} (U_{GS} - U_t)^2 \quad \text{voor } U_t < U_{GS} < U_{DS} + U_t \quad (\text{verzadigingsgebied}) \quad (1.13)$$

De vergelijkingen (1.11) t/m (1.13) kunnen desgewenst in één vergelijking worden samengevat, namelijk:

$$I_D = \frac{\beta}{2} [(U_{GS} - U_t)^2 \operatorname{sgn}(\frac{U_{GS} - U_t}{1V}) - (U_{GD} - U_t)^2 \operatorname{sgn}(\frac{U_{GD} - U_t}{1V})]. \quad (1.14)$$

De grens tussen het lineaire- en het verzadigingsgebied is die situatie waarbij de tweede en de derde vergelijking van het stelsel aan elkaar gelijk zijn. Dit is het geval indien $U_{GD} = U_t$ en daar $U_{GD} = U_{GS} - U_{DS}$ volgt hieruit voor de grenswaarde $U_{DS,g}$ van de drain-sourcespanning dat

$$U_{DS,g} = U_{GS} - U_t \quad (1.15)$$

Uit substitutie van (1.15) in (1.13) volgt dat de drainstroom bij die grenswaarde gelijk is aan:

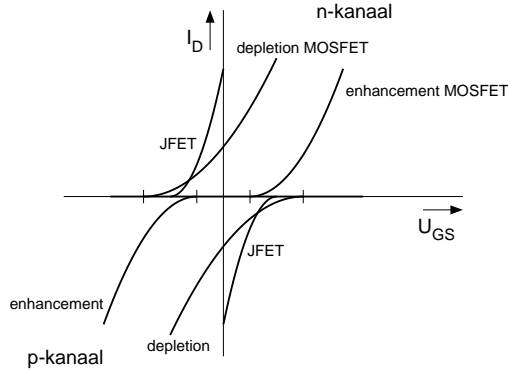


Figure 1.6: *Overzicht van de $I_D(U_{GS})$ karakteristieken van enhancement en depletion MOSFETs en JFETs in de verzadigingstoestand.*

$$I_{D,g} = \frac{\beta}{2}(U_{GS} - U_t)^2 = \frac{\beta}{2}(U_{DS,g})^2 \quad (1.16)$$

De grenslijn is in Fig. 1.5(a) gestippeld weergegeven. Figuur 1.5(b) toont voor dezelfde component een gemeten karakteristiek van de verzadigingsstroom I_D versus de gate-sourcespanning voor diverse waarden van de drain- sourcespanning. In het eerste-orde model is deze grafiek volgens (1.13) een parabool, welke identiek is met de gestippelde grenslijn in Fig. 1.5(a). Figuur 1.5(c) en (d) tonen dezelfde grafieken voor een andere MOSFET met een veel kortere kanaallengte L . In dat geval blijkt de drainstroom in aanzienlijke mate af te hangen van de drain-sourcespanning. In een verfijnder model wordt dit effect in rekening gebracht door de drainstroom te vermenigvuldigen met een factor $(1 + \lambda U_{DS})$, waarbij λ de *kanaallengte-modulatie-factor* wordt genoemd. Indien $U_{DS} < 0$ dan werkt de MOSFET in het inverse gebied. Bij een symmetrische MOSFET is dit niet te onderscheiden van het voorwaartse gebied omdat de rollen van source en drain verwisselbaar zijn. Het lijkt daarom misschien vreemd dat de karakteristieken in het eerste en het derde kwadrant van Fig. 1.5(a) zo sterk verschillen. Dit wordt echter veroorzaakt door het feit dat als parameter de spanning U_{GS} uitstaat. Zou men voor het inverse gebied ook bij deze parameter de rollen van drain en source verwisselen en dus in het derde kwadrant voor U_{GD} kiezen, dan verkrijgt men een symmetrische figuur. Figuur 1.6 toont een overzicht van de verschillende $I_D - U_{GS}$ karakteristieken voor het verzadigingsgebied van enhancement en depletion MOSFETs en JFETs.

Merk op dat bij alle componenten de afgeleide $g_m = dI_D/dU_{GS}$ positief is. Van deze belangrijke eigenschap, die geldt voor alle actieve componenten zullen we gebruik maken om te bepalen of een basisschakeling al - dan- niet invertteert (paragraaf 6.4).

1.4.2 Detaillering van het MOSFET model

Het model van de MOS transistor zoals tot nu toe beschreven is tamelijk eenvoudig en bruikbaar voor een eerste oriëntatie. Het model correspondeert met het LEVEL 1 model in het simulatieprogramma SPICE. Er zijn echter een aantal fysische verschijnselen buiten beschouwing gelaten die in bepaalde toepassingen van groot belang zijn, zoals die welke zich manifesteren in het subthreshold gedrag, het body-effect en het short-channel effect. We beperken ons hier tot een korte bespreking van deze effecten met verwijzingen naar gespecialiseerde literatuur.

Subthreshold gedrag

In het model weergegeven met vgl.(1.11) geldt dat $I_D = 0$ voor $U_{GS} < U_t$. Deze

aanname is gebaseerd op de veronderstelling dat de inversielaag zich vormt onder de zogenaamde *strong-inversion* condities. Bij strong-inversion verplaatsen de ladingdragers zich als gevolg van een longitudinaal veld in het kanaal. Toch zijn in een n-kanaal bij $U_{GS} < U_t$ niet alle vrije elektronen in het kanaal verdwenen. (bij p-kanaal FETs geldt de complementaire beschouwing). Het aantal elektronen dat over is, is nog steeds goed controleerbaar met de gate-source spanning. De (kleine) drainstroom die er loopt blijkt echter op exponentiële wijze van de sturende spanning U_{GS} af te hangen, net zoals dat bij bipolaire transistoren het geval is. Ook de veldverdeling is veranderd. Het kanaal is nauwelijks een kanaal te noemen: de velden zijn er zwak en de elektronen verplaatsen zich hoofdzakelijk door diffusie. Het kanaal verkeert in dit zogenaamde *subthreshold* gebied in een toestand van *zwakke inversie* (*weak inversion*). Dit subthreshold gedrag staat sterk in de belangstelling van de ontwerpers van *low-power* en *micro-power* schakelingen. De micro-powertechnieken en technologieën werden oorspronkelijk ontwikkeld voor toepassing in elektronische horloges (Vittoz 1991,1994). Moderne horloges bevatten duizenden transistoren en hebben een vermogensverbruik van minder dan $0,5\mu\text{W}$ bij 1,5V. De behoefte aan laag-vermogen elektronica is inmiddels sterk uitgebreid voor toepassing in allerlei batterijgevoede apparaten, zoals calculators, gehoorapparaten, pacemakers, etc. Meer recentelijk is er grote belangstelling ontstaan voor toepassing in analoge VLSI circuits voor telecommunicatie en neurale netwerken. De ontwerpers van de laag-vermogen schakelingen zien zich geconfronteerd met grote problemen die te maken hebben met het hoge ruisniveau van de componenten (zie hoofdstuk 2) en de slechte gelijkheid (*matching*) van de CMOS transistoren. Met bipolaire transistoren, die ook met CMOS technologie gemaakt kunnen worden, worden in dit opzicht betere resultaten behaald (Vittoz 1994).

Body effect

De source, de drain en het kanaal van een MOSFET bevinden zich in een substraat, veelal body genoemd, waarmee ze pn-juncties vormen (Fig. 1.7).

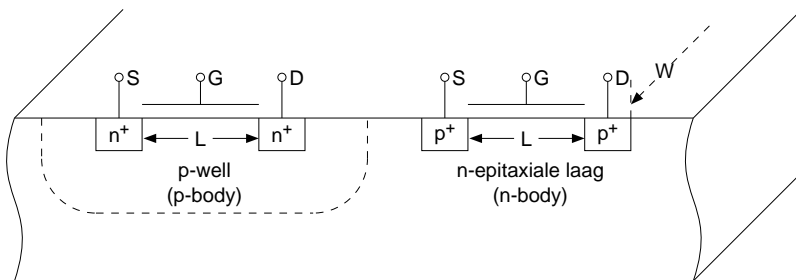


Figure 1.7: De structuur van n- en p-kanaal CMOS transistoren.

De invloed van de sperspanning over deze junctions is tot nu toe buiten beschouwing gelaten. Toch heeft deze spanning een niet-te-verwaarlozen invloed op de drainstroom. Met name de waarden van de parameter β en drempelspanning U_t zijn van deze spanning afhankelijk. Meer over dit effect is te vinden in, bijvoorbeeld, Davidse (1991), Müller en Kammins (1977) en Tsividis (1987).

Short-channel effect

Bij een vergelijking van de figuren 1.5(a) en 1.5 (c) valt op dat de karakteristieken van transistoren met korte kanalen, aanzienlijk afwijken van die met langere kanalen. In moderne schakelingen worden vaak transistoren met kanaallengten $L < 1\mu\text{m}$ toegepast. Het behoeft geen betoog dat de transistormodellen voor dergelijke transistoren aan uitbreiding toe zijn. Het LEVEL3 model van het SPICE programma

geeft hiervoor een semi-empirisch model. Voor meer informatie zie bijvoorbeeld Tsividis 1987.

1.4.3 De MOS transistor als analoge schakelaar

Indien een MOS transistor wordt gebruikt als schakelaar dan is het van belang dat de kanaalweerstand R_{ON} in de geleidende toestand zo laag mogelijk is. De MOS transistor werkt in deze toestand in het lineaire gebied. De waarde van R_{ON} kan berekend worden uit vergelijking (1.12).

Voor hele kleine waarden van U_{DS} mogen we (1.12) benaderen door

$$I_D \simeq \beta U_{DS}(U_{GS} - U_t). \quad (1.17)$$

In dat geval geldt voor R_{ON} dat

$$R_{ON} = \frac{1}{\partial I_D / \partial U_{DS}} = \frac{1}{\beta(U_{GS} - U_t)}. \quad (1.18)$$

In fig. 1.8 is de drainstroom I_D van een NMOS schakelaar weergegeven versus de drain-sourcespanning voor het lineaire gebied.

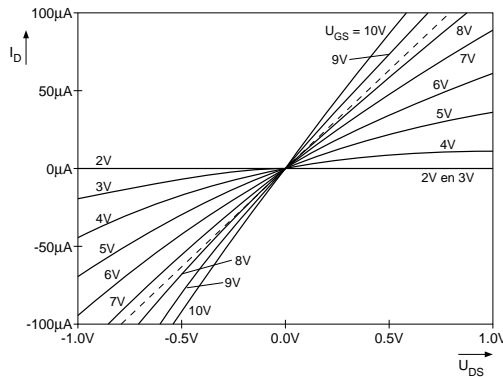


Figure 1.8: "AAN"-spanning-stroomkarakteristiek van een NMOS schakelaar.

De parameter β hangt af van de procesparameters K_p , de kanaallengte L en de kanaalbreedte W volgens de vergelijking $K_p = \beta L/W$.

1.4.4 Klein-signaalmodellen voor MOSFET

Het eerste-orde klein-signaalmodel voor MOSFETs is weergegeven in Fig. 1.9 In het verzadigingsgebied is daarbij:

$$g_m = \frac{\delta I_D}{\delta U_{GS}} \Big|_{U_{DS}} = \beta(U_{GS} - U_t) = \sqrt{2\beta I_D}. \quad (1.19)$$

De voedingsspanningsafhankelijkheid is verdisconteerd in de weerstand r_d , waarvoor geldt dat

$$r_d = \left(\frac{\delta I_D}{\delta U_{DS}} \Big|_{U_{GS}} \right)^{-1} = (\lambda I_{D0})^{-1} \quad (1.20)$$

waarbij I_{d0} de waarde van de drainstroom is voor het theoretische geval dat de kanaallengte-modulatie-factor λ gelijk is aan nul. In dit model is r_d dus omgekeerd evenredig met de drainstroom hetgeen een vrij grove benadering van de werkelijkheid is. Vooral bij korte-kanaal FETs zijn de afwijkingen aanzienlijk, we zullen

hier echter in deze cursus niet nader op ingaan. In figuur 1.9(a) is het model uitgebreid met een extra gestuurde bron $g'_m u_{bs}$ die de invloed van het body-effect weergeeft. In het vervolg van deze cursus zullen we de invloed ervan niet expliciet in rekening brengen. De gevorderde ontwerpers verwijzen we gaarne naar, bijvoorbeeld, Tsvividis (1987).

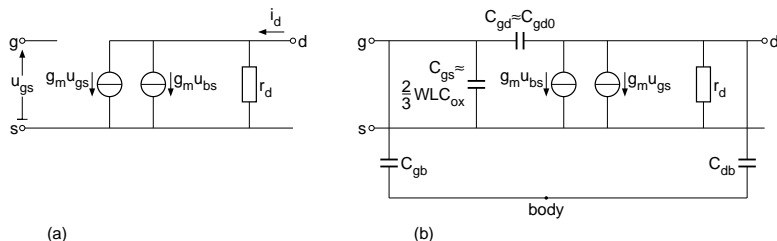


Figure 1.9: *Klein-signaalmodel van een MOSFET a) bij lage frequenties, b) bij hogere frequenties.*

Het model van Fig. 1.9(a) suggereert een frequentieonafhankelijk gedrag. Aan dit naïeve concept zal nu een eind worden gemaakt. Bij hogere frequenties en sprongvormige veranderingen van de spanningen en stromen wordt het gedrag van transistoren mede bepaald door de opgeslagen lading, welke een zekere traagheid veroorzaakt. Bij transistoren die in het verzadigingsgebied werken zijn de volgende soorten lading van belang:

- de lading Q_T die in het kanaal is opgeslagen,
- de ruimtelading in de drain-bulk en de source-bulk-depletielagen,
- de opgeslagen lading in de overlapcapaciteiten C_{GDO} en C_{GSO} tussen de gate en respectievelijk de drain en de source.

In het verzadigingsgebied is het kanaal aan de drainzijde zeer klein en wordt weinig beïnvloed door de drainspanning; om die reden is de bijdrage van de kanaallading aan de draincapaciteit zeer klein en bestaat C_{GD} hoofdzakelijk uit de overlapcapaciteit C_{GDO} . De bijdrage van de kanaallading aan de gate-source capaciteit is wel aanzienlijk. Er geldt dat (Gray en Meyer, 1984) $C_{GS} = \delta Q_T / \delta U_{GS} \simeq (2/3)WLC_{ox}$. In aanvulling hierop draagt ook de gate-source overlapcapaciteit bij tot C_{GS} .

De ruimtelading in de drain- en source-depletielagen veroorzaakt de junctiecapaciteiten C_{SB} en C_{DB} . Deze capaciteiten zijn spanningsafhankelijk zoals gegeven in vergelijking (1.10).

1.4.5 SPICE parameters

Het statische eerste orde model met de aanvulling daarop voor de afhankelijkheid van de drainstroom voor de drain-sourcespanning is identiek met het zogenaamde "level 1" model in het programma PSPICE, waarbij de volgende substituties in rekening moeten worden gebracht (Tabel 1.2):

Tabel 1.2.: *Een vergelijking tussen de PSPICE parameters en de parameters in dit boek voor MOSFETs.*

<i>Dit boek</i>	<i>PSPICE</i>
U_t	VTO
$\beta L/W$	KP
γ	GAMMA
λ	LAMBDA

De parameter KP in PSPICE is onafhankelijk van de geometrie en wordt uitsluitend door het proces bepaald. In het programma PSPICE kan men kiezen uit verschillende modellen. Het veel gebruikte *level 2 model* is een geometrisch-gebaseerd analytisch model. Aan de hand van in te voeren layoutgegevens berekent het programma de transistorparameters. In het *level 3 model* worden de korte-kanaal effecten beter in rekening gebracht. In tegenstelling tot de voorgaande modellen worden in het *level 4 model* de parameters berekend uitgaande van de procesgegevens. Dergelijke modellen zijn handig om het effect van variaties in procesgrootheden te analyseren.

1.5 Junctiefets

1.5.1 Het statische gedrag

Junctiefets behoren tot de categorie depletion (normally-on) FETs. Er zijn belangrijke verschillen met MOSFETs. Voordelen van JFETs zijn:

- De transconductantie van JFETs is veelal hoger dan die van MOSFETs doordat de gate-spanning op een zeer efficiënte wijze de kanaaleigenschappen kan beïnvloeden.
- De laagfrequente ruis van JFETs (zie hoofdstuk 2) is veel lager dan die van MOSFETs. Deze ruis wordt vooral veroorzaakt door niet-idealiteiten van het halfgeleideroppervlak. Doordat de JFETs "bulk" devices zijn spelen deze effecten bij JFETs geen grote rol.
- Bij vergelijkbare afmetingen kan de AAN-weerstand van elektronische schakelaars (zie sectie 9.5) bij gebruik van JFETs aanzienlijk lager zijn dan bij het gebruik van MOSFETs.

Nadelen van JFETs zijn:

- De gate is niet geïsoleerd van het kanaal, maar maakt daar contact mee via een gesperde pn-junctie. Bij een voorwaartse gatespanning gaat de gatekanaal diode geleiden, hetgeen veelal ongewenst is. Bij het ontwerpen van de instelcircuits moet hiermee rekening gehouden worden. Deze circuits zijn vaak beduidend gecompliceerder dan bij MOSFETs het geval is.

De nu volgende beschouwingen betreffen n-kanaal JFETs. Bij p-kanaal JFETs gelden tegengestelde tekens voor alle stroom en spanningen.

De stroom in een JFET loopt door het kanaal dat beschouwd kan worden als een halfgeleiderweerstand welke aan weerszijden is voorzien van juncties (Fig. 1.10(a)). Met de junctiespanning wordt de breedte van de depletielagen en daarmee de kanaaldikte d gevarieerd. Indien de spanning U_{DS} over de kanaalweerstand gelijk is aan 0 V (Fig. 1.10(a)) dan loopt er geen stroom en zijn de depletielagen over de gehele kanaallengte L even dik. Naarmate de junctie-sperspanning wordt opgevoerd wordt de kanaaldikte d kleiner. Indien $d=0$ dan is het kanaal volledig afgeknepen.

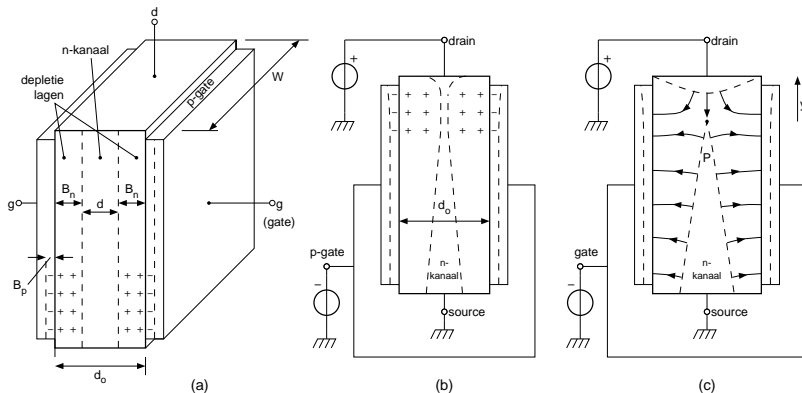


Figure 1.10: *Schematische voorstelling van de werking van JFETs a) bij een drain-sourcespanning $U_{DS} = 0$, b) bij een $U_{DS} > 0$ in het lineaire gebied, c) in het verzadigingsgebied.*

De gate-sourcespanning waarbij die situatie net wordt bereikt, heet de *drempelspanning (threshold voltage) U_t* . Uit Fig. 1.10(a) en de vergelijkingen (1.7) en (1.8) volgt dat dit het geval is, indien $2B_n = d_o$ ofwel

$$\frac{8\varepsilon_0\varepsilon_r}{q}(U_d - U_t)\left(\frac{1}{N_a} + \frac{1}{N_d}\right)\left(\frac{N_a}{N_a + N_d}\right)^2 = d_o^2. \quad (1.21)$$

waaruit voor de drempelspanning U_t volgt dat

$$U_t = -d_o^2 \frac{(N_a + N_d)N_d}{N_a} \frac{q}{8\varepsilon_0\varepsilon_r} + U_d. \quad (1.22)$$

Indien er spanning over het kanaal staat dan loopt er stroom en is de junctiespanning niet overal even groot. Bij de aangegeven polariteit (Fig. 1.10(b)) is de sperspanning aan de drainzijde het grootst. Indien de spanning op de drain wordt opgevoerd dan kan de sperspanning ter plaatse van de drain zo groot worden dat het kanaal daar volledig wordt afgeknepen. Dit betekent niet dat er dan geen stroom meer door het kanaal kan lopen! Beschouwen we de richting van het elektrische veld in de depletielaag en bedenken we dat de elektronen zich tegen de richting van het veld in bewegen dan blijkt (Fig. 1.10(c)) dat het veld in de y -richting aan de drainzijde langs de as van het kanaal in de depletielaag de elektronen juist versneld, in de richting van de drain. Deze situatie, waarbij ladingsdragers massaal een gedepleteerd gebied oversteken, treffen we ook aan in bipolaire transistoren, waarbij minderheidsladingsdragers de collectorjunctie oversteken. Bij JFETs wordt de stroom echter gevormd door meerderheidsladingsdragers. De potentiaal ter plaatse van de punt P van het kanaal (Fig. 1.10(c)) is precies gelijk aan de drempelspanning U_t en de stroom door het kanaal is gelijk aan het quotiënt van deze spanning en de effectieve weerstand van het wigvormige stuk kanaalweerstand. Bij verdere toename van de drainspanning breidt de depletielaag zich iets uit waardoor het weerstandsgedeelte van het depletielkanaal iets van vorm verandert en de stroom nog iets toeneemt. Het effect hiervan is echter gering en daarom wordt er over een verzadigingstoestand gesproken. Figuur 1.11(a) toont gemeten I_D/U_{DS} karakteristieken met U_{GS} als parameter.

Op basis van fysische beschouwingen aangevuld met empirische benaderingen (Gray and Meyer 1984, Grebene 1984) kan men bepalen dat het verband tussen de drainstroom en de aangelegde spanningen voor JFETs overeenkomt met dat van depletion MOSFETs. In de verzadigingstoestand geldt dat:

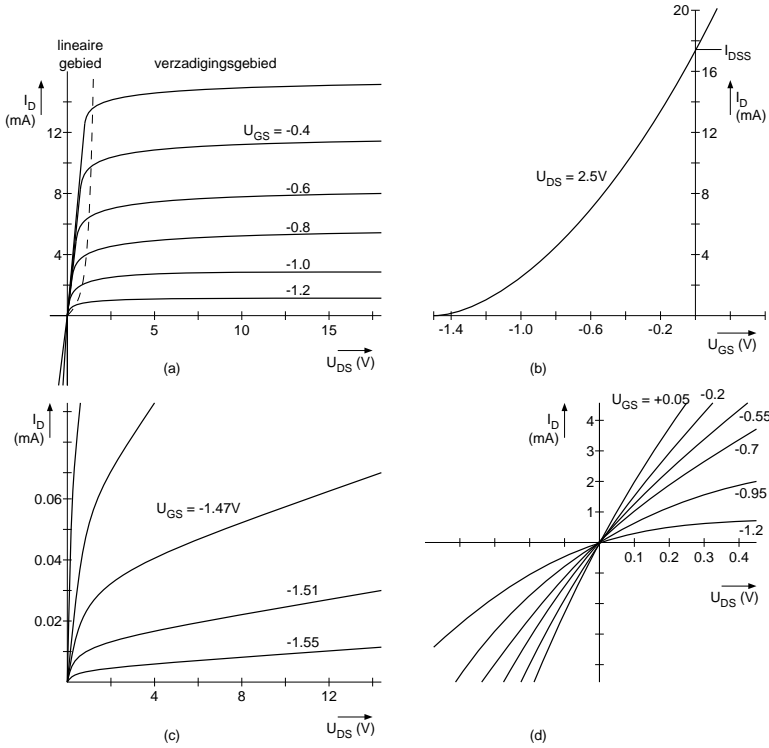


Figure 1.11: De gemeten drainstroom van een n-kanaal JFET a) versus de drain-sourcespanning b) versus de gate-sourcespanning bij verzadiging, c) als a) maar bij kleinere stroomsterkten gemeten, d) bij kleine waarden van de drain-sourcespanning (het lineaire gebied).

$$I_D = I_{DSS} \left(1 + \lambda U_{DS}\right) \left(1 - \frac{U_{GS}}{U_t}\right)^n, \text{ voor } U_{DS} > U_{GS} - U_t, \quad (1.23)$$

waarin voor de parameter n bij benadering geldt dat $1,5 < n < 2,5$. De parameter λ is de kanaallengte-modulatiefactor en I_{DSS} is de drainstroom voor het geval dat $\lambda = 0$ en $U_{GS} = 0$. Voor I_{DSS} is af te leiden dat

$$I_{DSS} = G_0 f(U_t), \quad (1.24)$$

waarin $f(U_t)$ een functie van de drempelspanning is en G_0 gelijk is aan de kanaalweerstand zonder depletie lagen, dus

$$G_0 = \frac{d_0 \sigma W}{L}. \quad (1.25)$$

Voor bestaande FETs kan de parameter I_{DSS} gemakkelijk door meting bepaald worden. In de voorbeelden en opgaven zal veelal aangenomen worden dat $\lambda = 0$ en $n = 2$, zodat dan

$$I_D = I_{DSS} \left(-\frac{U_{GS}}{U_t} + 1\right)^2, \text{ voor } U_t < U_{GS} < U_{DS} + U_t. \quad (1.26)$$

Figuur 1.11(b) toont een gemeten karakteristiek van I_D versus U_{GS} voor het verzadigingsgebied.

Uit de karakteristieken van Fig. 1.11(a) blijkt dat de aanname $\lambda = 0$ voor praktische situaties erg grof is. Vooral bij kleine stroomsterkten (Fig. 1.11(c)) is er

een zeer sterke invloed van de drain-sourcespanning te constateren, zodat zelfs de aanname dat λ eindig maar constant dubieus is. In het zogenaamde *lineaire* gebied, dat te vinden is rondom de oorsprong van de $I_D(U_{DS})$ karakteristiek (Fig. 1.11(d)), geldt dat

$$I_D = \frac{I_{DSS}}{U_t^2} (1 + \lambda U_{DS}) (2U_{DS}(U_{GS} - U_t) - U_{DS}^2), \quad (1.27)$$

Figuur 1.11(d) toont meetresultaten voor dat gedeelte van de karakteristieken-schaar. De JFET gedraagt zich hier als een gestuurde weerstand. Merk hierbij op, dat

- dit gedrag zich voortzet in het derde kwadrant en dat daarbij geen verzadigingseffect optreedt; bij gebruik van dit kwadrant moet de nodige zorgvuldigheid in acht genomen worden, omdat de drainspanning dan lager kan worden dan de gatespanning en waarbij de gate junctie in geleiding komt.
- bij een enigszins positieve gate-sourcespanning tot enkele honderden millivolt zetten de karakteristieken zich gewoon voort; indien echter $U_{GS} > 0,6$ V dan zal de voorwaarts geschakelde gatejunctie een grote stroom gaan voeren hetgeen over het algemeen ongewenst is.

1.5.2 De JFETs als regelbare weerstand en als analoge schakelaar

Voor JFETs die gebruikt worden als regelbare weerstand is het van belang te weten hoe de kanaalweerstand R_{DS} van de regelspanning afhangt. Uit (1.27) volgt hiervoor bij $\lambda = 0$ dat

$$R_{DS} = \frac{\delta U_{DS}}{\delta I_D} \Big|_{U_{GS}} = \frac{U_t^2}{2I_{DSS}(U_{GS} - U_t - U_{DS})}. \quad (1.28)$$

In de oorsprong van de karakteristiek, waar $U_{DS} = 0$ is dan

$$R_{ON} = R_{DS}(0) = \frac{U_t^2}{2I_{DSS}(U_{GS} - U_t)}. \quad (1.29)$$

Bij gebruik als analoge schakelaar (zie hoofdstuk 9) is de kanaalweerstand in twee bijzondere situaties van belang:

1. Indien de transistor geleidt ($U_{GS} = 0V$) dient de kanaalweerstand R_{on} zo laag mogelijk te zijn. Uit (1.29) blijkt dat deze weerstand gelijk is aan $-U_t/2I_{DSS}$. In feite is dit de weerstand van het kanaal, tussen de depletielagen (Fig. 1.10(a)). Deze waarde is op layoutniveau te minimaliseren door een grote W/L verhouding te kiezen en op procesniveau door de doteringsniveaus hoog te maken. Dit blijkt uit (1.24) en (1.25) doordat dan G_0 en dus I_{DSS} groot is. De afhankelijkheid van de procesparameters via U_t wordt deels gecompenseerd door het feit dat ook I_{DSS} van die parameters afhangt. Een verdere behandeling van deze materie valt buiten het bestek van deze cursus.
2. Indien de transistor niet geleidt ($U_{GS} < U_t$), dan moet de kanaalweerstand zeer hoog zijn, hetgeen over het algemeen inderdaad het geval is.

In hoofdstuk 9 zullen de eigenschappen van de elektronische schakelaars nader behandeld worden.

1.5.3 Klein-signaalmodellen voor JFETs

Uit (1.26) volgt voor de transconductantie g_m voor een JFET in verzadiging dat

$$g_m = \frac{\delta I_D}{\delta U_{GS}} \Big|_{U_{DS}} = -\frac{2}{U_t} \sqrt{I_{DSS} I_D}. \tag{1.30}$$

De transconductantie g_0 voor het bijzondere geval dat $U_{GS} = 0$ en dus $I_D = I_{DSS}$ is gelijk aan

$$g_0 = -\frac{2I_{DSS}}{U_t}. \tag{1.31}$$

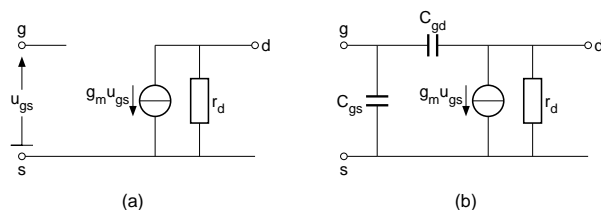


Figure 1.12: *Klein-signaalmodel voor een JFET a) bij lage frequenties, b) bij hogere frequenties.*

Een eenvoudig vervangingsschema van de JFET voor kleine signalen en lage frequenties is weergegeven in Fig. 1.12(a). Voor hogere frequenties en sprongvormige veranderingen van de elektrische signalen wordt het gedrag mede bepaald door de opgeslagen lading in de junctiecapaciteiten. In tegenstelling tot de bipolaire transistoren waarbij minderheidstransport een dominerende rol speelt, ontbreekt bij JFETs de zogenaamde diffusiecapaciteit (zie paragraaf 1.6). Figuur 1.13 geeft een schematische voorstelling van een JFET uitgevoerd in planaire siliciumtechniek, waarbij de junctiecapaciteiten zijn aangegeven. Het bijbehorende klein-signaalmodel (Fig. 1.12(b)) lijkt veel op dat van MOSFETs; enig verschil treedt op door de verschillende mogelijkheden voor de aansluiting van de body (of het substraat).

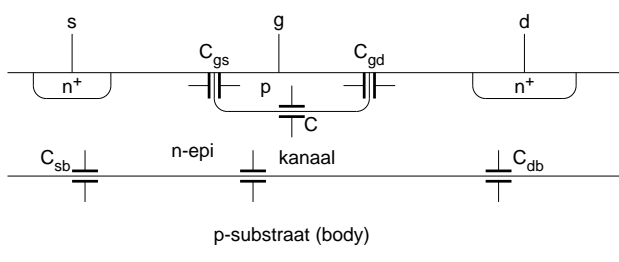


Figure 1.13: *Schematische voorstelling van de junctiecapaciteiten in een planaire JFET.*

1.5.4 SPICE parameters voor JFETs

Het statische model van de vergelijkingen (1.23) t/m (1.27) is identiek met het PSPICE model wanneer de volgende substituties in rekening worden gebracht (Tabel 1.3.):

Tabel 1.3: *Een vergelijking tussen de PSPICE parameters in dit boek voor JFETs.*

<i>Dit boek</i>	<i>PSPICE</i>
U_t	VTO
I_{DSS}/U_t^2	BETA
γ	GAMMA
λ	LAMBDA

1.6 Eigenschappen van de bipolaire transistor

1.6.1 Samenvatting van het groot-signaalgedrag

Het statische gedrag van bipolaire transistoren kan in eerste benadering worden weergegeven met het zogenaamde transportmodel, dat in figuur 1.14 is weergegeven voor een npn transistor. Bij pnp transistoren gelden tegenovergestelde tekens voor alle stromen en spanningen. Bij het transportmodel gelden de volgende vergelijkingen:

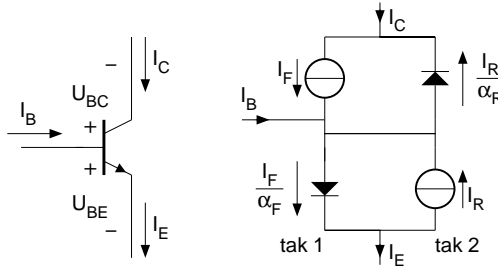


Figure 1.14: Groot-signaalmodel van een npn transistor.

$$I_F = I_S(e^{\frac{qU_{BE}}{kT}} - 1), \quad (1.32)$$

$$I_R = I_S(e^{\frac{qU_{BC}}{kT}} - 1), \quad (1.33)$$

waarin I_S de *verzadigingsstroom* (*saturation current*) van de transistor is. De verzadigingsstroom is geheel bepaald door de afmetingen en de dotering van het basisgebied van de transistor, doch is sterk temperatuur afhankelijk (zie par. 4.1.2). De spanning $U_T = kT/q$ bedraagt ca. 26mV bij $T = 300K$. De klemstromen van de transistor zijn gelijk aan:

$$I_C = I_F - \frac{I_R}{\alpha_R}. \quad (1.34)$$

$$I_E = I_B + I_C, \quad (1.35)$$

$$I_B = \frac{I_F}{B_F} + \frac{I_R}{B_R}, \quad (1.36)$$

waarin

$$B_F = \frac{\alpha_F}{1 - \alpha_F}; B_R = \frac{\alpha_R}{1 - \alpha_R}. \quad (1.37)$$

In het voorwaartse gebied, indien $U_{CB} > 0$, is de stroom in de rechtertak verwaarloosbaar ($I_R \simeq 0$) en mogen we het model vereenvoudigen tot dat van de linkertak (Fig. 1.15).

Daarbij gelden de vereenvoudigde vergelijkingen:

$$I_C = I_F = I_S(e^{\frac{qU_{BE}}{kT}} - 1) \quad (1.38)$$

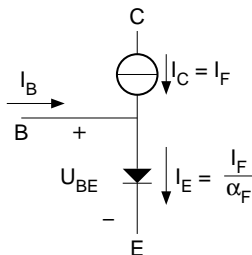


Figure 1.15: *Groot-signaalmodel voor lage frequenties in het voorwaartse werkgebied.*

$$I_B = I_F - \frac{I_F}{\alpha_F} = \frac{I_F}{B_F} = \frac{I_C}{B_F}, \tag{1.39}$$

$$I_E = \frac{I_C}{\alpha_F} \simeq I_C \text{ (mits } B_F \gg 1) \tag{1.40}$$

Figuur 1.16(a) toont een gemeten $I_C - U_{CE}$ karakteristiek met I_B als parameter. In het voorwaartse gebied onderscheiden we het actieve gebied en het verzadigingsgebied. Verzadiging treedt op indien bij benadering $|U_{CE}| < n(kT/q)$, met $n \simeq 10$. De basiscollectorjunctie van een transistor kan dus een klein beetje ($\simeq 0,3V$) voorwaarts ingesteld worden zonder dat verzadiging optreedt.

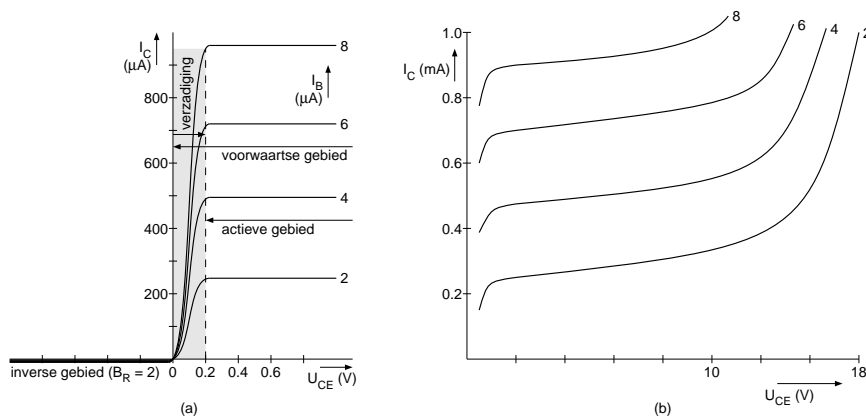


Figure 1.16: *Een gemeten $I_C - U_{CE}$ karakteristiek van een bipolaire transistor (a) bij lage U_{CE} , (b) bij grotere U_{CE} .*

In het inverse (reverse) werkgebied zijn de polariteiten van de collector en emitter omgedraaid. Daardoor functioneert de collector als emitter en omgekeerd. In dit geval is juist de rechtertak van het model van Fig. 1.14 actief. Kenmerkende eigenschappen van een transistor in het inverse werkgebied zijn de lage stroomversterkingsfactor ($B_R \simeq 5$ à 10) en het slechte hoogfrequent gedrag.

Bij grotere waarden van U_{CE} (Fig. 1.16(b)) kan men een sterke stijging van de collectorstroom constateren. Dit verschijnsel, dat niet in rekening is gebracht in de tot nu toe gepresenteerde modellen, wordt *punch-through* genoemd. Punch-through ontstaat, evenals het Early effect, (zie verderop), doordat de collector-basis junctie zich bij hogere U_{CB} steeds verder uitbreidt in de basis. De genoemde verschijnselen zijn rechtstreeks afhankelijk van de opbouw van de transistoren en de gekozen doteringsprofielen (Fig. 1.17).

De emitterdoting wordt meestal zwaar gekozen teneinde een hoge waarde voor het emitterrendement te verkrijgen. Hierdoor is de stroomversterkingsfactor B_F groot

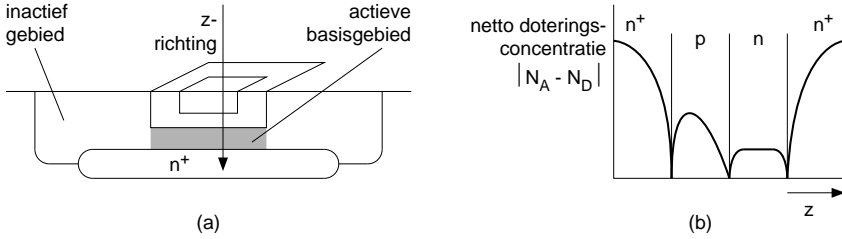


Figure 1.17: (a) De opbouw van een geïntegreerde planaire npn transistor, (b) het netto doteringsprofiel $|N_D - N_A|$ in de z -richting.

($B_F \approx 100$ á 200). De collectordotering wordt meestal licht gekozen om ervoor te zorgen dat de cb-depletielaag zich vooral in de collector uitbreidt in plaats van in de basis. De bedoeling hiervan is om een hoge doorslagspanning te verkrijgen (zie verderop) en om het Early effect te beperken. Deze doteringskeuze leidt tevens tot de lage waarde van B_R . De gewenste transistorwerking speelt zich hoofdzakelijk in het actieve basisgebied (Fig. 1.17(a)). Het relatief zeer grote inactieve deel van de cb-junctie is nodig om meerdere geïsoleerde transistoren in een IC te kunnen maken en heeft verder uitsluitend nadelige effecten. Het belangrijkste nadelige effect is de traagheid die ontstaat als gevolg van de junctiecapaciteit van de inactieve cb-junctie. Een ander berucht effect is dat bij een te lage collector-emitterspanning, in het verzadigingsgebied, de cb-junctie stroom gaat voeren. In het inactieve basisgebied zal daarbij een grote hoeveelheid minderheidsladingsdragers aanwezig zijn. Bij het overschakelen van de verzadigingstoestand naar de actieve toestand zullen deze ladingsdragers afgevoerd moeten worden, hetgeen met een enorm traagheidseffect gepaard gaat. Dit is een typisch nadeel van bipolaire transistoren ten opzichte van MOSFETs en JFETs.

Het potentiaalverloop in het actieve basisgebied voor het geval dat $U_{BE} = U_{CE} = 0V$ is weergegeven in Fig. 1.18(b) met de getrokken curve. De potentiaal in het collectorgebied is iets hoger dan in het emittergebied als gevolg van de doteringsverschillen. (Ga zelf na hoe de het potentiaal verloopt bij de uitwendige aansluitingen met de collector- en emittergebieden en waarom er geen stroom loopt door een eventuele ce-kortsluitdraad).

Een verhoging van de eventuele basispotentiaal zal beide ingebouwde potentiaal-drempels verlagen, waardoor er stroom gaat lopen van de basis naar zowel de collector als de emitter. Door het verhogen van de collectorspanning stopt de injectie in de richting van de collector en breidt de cb-depletielaag behalve in het collectorgebied zich ook enigszins uit in het basisgebied. De quasi-neutrale basisbreedte W wordt hierdoor kleiner, waardoor de stroom enigszins toeneemt. Dit wordt het *Early effect* genoemd. Het Early effect kan bij goede benadering gemodelleerd worden met één enkele parameter de Early spanning U_A (Wissenburgh 1991). In de $I_C(U_{CE})$ karakteristiekenschaar (Fig. 1.19) stelt de Early spanning het gemeenschappelijke snijpunt voor van de raaklijnen aan de curven.

Mathematisch gezien is het Early effect te representeren met de vergelijking

$$I_C = I_{CO} \left(1 + \frac{U_{CE}}{U_A} \right) \quad (1.41)$$

waarin I_{CO} de geëxtrapolerde waarde van I_C is voor $U_{CE} = 0V$.

In fig. 1.18(b) is tevens een schematische voorstelling van het *punch-through* effect weergegeven: Bij een hoge waarde van U_{CE} breidt de cb-depletielaag zich uit tot in de be-depletielaag, waardoor de be-potentiaaldrempel verlaagd wordt en er een zeer sterke toename van de collectorstroom ontstaat.

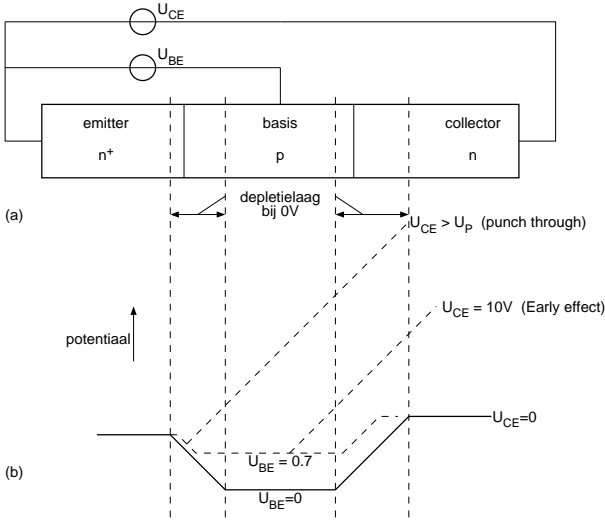


Figure 1.18: Schematische voorstelling van het ontstaan van punch-through en het Early effect: (a) een eenvoudige 1-dimensionale transistorstructuur, (b) het potentiaalverloop.

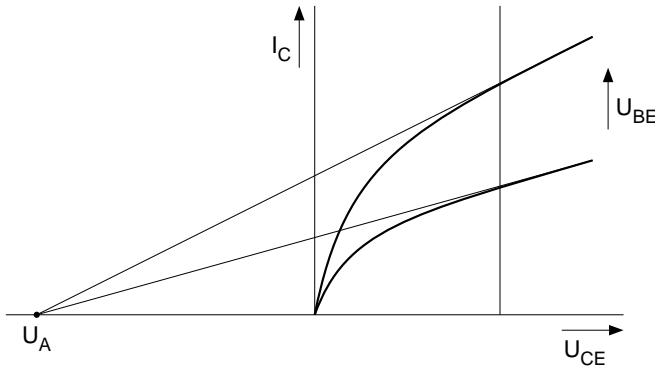


Figure 1.19: Het Early-effect is te karakteriseren met één enkele parameter U_A , genaamd de Early-spanning.

1.6.2 Klein-signaalhoogfrequentgedrag van de bipolaire transistor

De complexe niet-lineaire groot-signaalmodellen kunnen we vereenvoudigen tot (lineaire) klein-signaalmodellen waarmee we het effect van kleine signaalvariëaties kunnen analyseren. Voor het actieve gebied van bipolaire transistoren kan men gebruik maken van het model van Fig. 1.20.

Hierbij gelden de volgende relaties:

$$g_m = \frac{qI_C}{kT}, \tag{1.42}$$

$$r_\pi = \frac{\beta_F}{g_m} = \beta_F \frac{kT}{qI_C} \tag{1.43}$$

$$r_o = \frac{U_A}{I_C} \tag{1.44}$$

waarin U_A de Early-spanning voorstelt en $\beta_F = \partial I_C / \partial I_B \simeq \beta_F$.

De transconductantie g_m is positief voor alle actieve componenten. In paragraaf

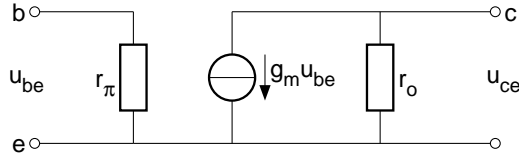


Figure 1.20: *Klein-signaalvervangingschema voor een bipolaire transistor bij lage frequenties*

6.4 zullen we van deze bijzondere eigenschap gebruik maken. De Early-spanning hangt af van de geometrie en dotering van de transistor en bedraagt voor goede transistoren 100 à 200 Volt.

Het model van fig. 1.20 suggereert een frequentie-onafhankelijk gedrag. Bij hogere frequenties en sprongvormige veranderingen van spanningen en stromen wordt het gedrag van transistoren mede bepaald door de opgeslagen lading, welke een zekere traagheid in de transistorwerking veroorzaakt.

Bij een voorwaarts ingestelde bipolaire transistor is een tweetal soorten lading van belang:

- de ruimtelading in de depletielagen
- de lading van de minderheidsladingsdragers in het neutrale basisgebied.

De invloed van deze opgeslagen lading kan in het transportmodel worden weergegeven met enkele capaciteiten welke we nu zullen bespreken: De depletielagen in een transistor, vormen de overgangsgebieden tussen de emitter, de basis, de collector en het substraat. De ruimteladingen in deze depletielagen veroorzaken een traagheidseffect dat gemodelleerd kan worden met behulp van spanningsafhankelijke capaciteiten. Deze junctiecapaciteiten (C_j) kunnen we geplaatst denken parallel aan de corresponderende model terminals (Fig. 1.21).

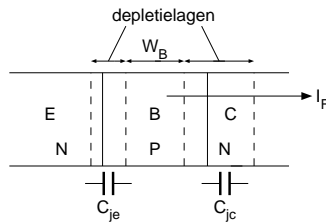


Figure 1.21: *De depletielagen en junctiecapaciteiten in een bipolaire transistor.*

Het spanningsafhankelijke gedrag van deze capaciteiten is, zoals eerder vermeld, van de vorm

$$C_j = \frac{C_{j0}}{\sqrt[m]{1 - \frac{U_j}{U_{bi}}}} \quad \text{met } m \simeq 3 \text{ en } U_{bi} \simeq 800\text{mV}. \quad (1.45)$$

Het tweede type capaciteit is een gevolg van *diffusie*:

Uitgaande van een bepaalde ruststroom, zal de basis een zekere minderheidslading Q_{Bm} bevatten. De gradiënt in Q_{Bm} veroorzaakt de transportstroom I_F (Fig. 1.22).

De minderheidslading Q_{Bm} in het quasi neutrale basisgebied is evenredig met de transportstroom I_F . Voor een voorwaarts ingestelde transistor in het actieve gebied geldt daarom dat

$$Q_{Bm} = \tau_F I_C, \quad (1.46)$$

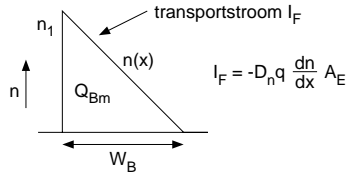


Figure 1.22: Basislading en gerelateerde transportstroom.

waarin τ_F een evenredigheidsconstante is, welke gelijk is aan de gemiddelde tijd die een geïnjecteerd elektron nodig heeft om de basis (met breedte W_b) over te steken. Daarom wordt τ_F meestal aangeduid als *base transit time*.

Voor τ_F is af te leiden (fig. 1.22) dat:

$$\tau_F = \frac{W_B^2 q}{2\mu_n kT}, \quad (1.47)$$

waarin μ_n de beweeglijkheid van de elektronen voorstelt. De waarde van τ_F is evenredig met het kwadraat van de basisbreedte W en is van de orde 10^{-10} tot 10^{-9} s. Indien de basislading Q_{Bm} door de wisselspanning u_{be} wordt gemoduleerd geldt dat:

$$C_d = \frac{\partial Q_{Bm}}{\partial U_{BE}} = \frac{\partial Q_{Bm}}{\partial I_C} \frac{\partial I_C}{\partial U_{BE}} = \tau_F g_m = \tau_F \frac{qI_C}{kT}. \quad (1.48)$$

De capaciteit C_d wordt *diffusiecapaciteit* genoemd. Omdat g_m evenredig is met I_C geldt dit ook voor C_d . Men kan C_d parallel geschakeld denken aan de junctiecapaciteit C_{BE} .

In het vervangingsschema van Fig. 1.23 zijn deze capaciteiten in rekening gebracht.

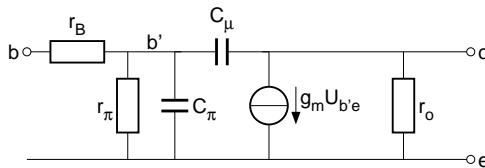


Figure 1.23: Klein-sigtaalvervangingschema van de npn transistor bij hoge frequenties.

De capaciteit C_π bestaat uit twee afzonderlijke componenten:

- de junctiecapaciteit C_{je} ter grootte van $C_{je}(0)(1 - U_{BE}/U_{bi})^{-1/m}$, welke slechts in geringe mate afhangt van de collectorstroom maar wel van de junctiespanning.
- de diffusiecapaciteit $C_d = \tau_F \frac{I_C}{U_T}$, die recht evenredig is met de ingestelde collectorstroom.

Voor lage stroomniveau's zal de junctiecapaciteit overheersen terwijl deze voor hoge collectorstromen te verwaarlozen is ten opzichte van C_d .

VOORBEELD 1.1. Stel dat $C_{je}(0) = 2\text{pF}$; $kT/q = 26\text{mV}$; $m = 2,5$; $U_{bi} = 800\text{mV}$; $I_S = 10^{-15}\text{A}$; $\tau_f = 1\text{ns}$, dan hebben C_π en de afzonderlijke componenten daarvan de volgende waarden (Tabel 1.4):

Tabel 1.4.: De stroomafhankelijkheid van C_π

I_C	$C_{je}(pF)$	$C_d(pF)$	$C_\pi(pF)$
$1\mu A$	3,1	0,038	3,14
$10\mu A$	3,5	0,38	3,9
$100\mu A$	4,0	3,8	7,9
$1mA$	5,0	38,5	43,5
$10mA$	7,5	385	393

In dit voorbeeld is bij een instelstroom van ca. $100\mu A$ de waarde van C_{je} even groot als die van C_d .

De verhouding tussen de collector- en de basisstroom van de transistor is frequentieafhankelijk. We kunnen nu een complexe stroomversterkingsfactor $\beta_F(\omega)$ definiëren volgens:

$$\beta_F(\omega) = \frac{I_c}{I_b} \Big|_{U_{ce} = 0}. \quad (1.49)$$

Indien we de invloed van r_B verwaarlozen ($r_B = 0$), dan volgt uit het vervangingsschema van Fig. 1.23 bij kortgesloten uitgang, ($U_{ce} = 0$) dat

$$\beta_F(\omega) = \frac{g_m r_\pi}{1 + j\omega r_\pi (C_\pi + C_\mu)} \simeq g_m Z_\pi. \quad (1.50)$$

Het hoogfrequent gedrag van bipolaire transistoren wordt vaak gekarakteriseerd door één enkele parameter: de *afsnijfrequentie* f_T (*transit frequency*). Bij deze frequentie is de modulus van de stroomversterking $|\beta_F|$ tot de waarde één gedaald (fig. 1.24).

Uit (1.50) volgt dat indien $\beta_F(0) \gg 1$ dat dan

$$\omega_T \simeq 2\pi f_T = \frac{g_m}{C_\pi + C_\mu}. \quad (1.51)$$

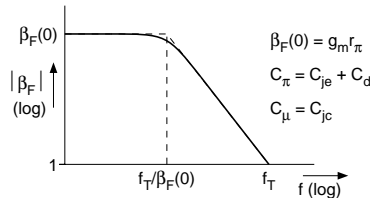


Figure 1.24: Het verloop van β_F als functie van de frequentie.

Bij wat grotere instelstromen waarbij $C_d \gg C_{je}$ zal C_π evenredig met I_C toenemen. Omdat g_m ook evenredig is met I_C is f_T onafhankelijk van de collectorstroom. Bij kleine instelstromen waarbij $C_\pi \simeq C_{je}$ is f_T evenredig met I_C . Bij kleine instelstromen is f_T daardoor laag. Voor invers gebruikte transistoren (emitter en collector verwisseld) kan men op overeenkomstige wijze een transit time τ_R definiëren. Deze tijd is over het algemeen zeer veel groter dan τ_F . Dit komt doordat het collectoroppervlak bij planaire transistoren zeer veel groter is dan het emitteroppervlak (zie 1.6.1.) waardoor de via de collector geïnjecteerde lading zich over een veel groter gebied verspreidt. Verder is er in de basis meestal een doteringsgradiënt aanwezig die τ_F verkleint en τ_R vergroot. Voor snelle schakelacties met bipolaire transistoren is het daarom van het grootste belang om te voorkomen dat de collector-basisjunctie gaat geleiden. In hoofdstuk 9 zullen we hierop terugkomen. Tot slot van deze paragraaf vergelijken we de benamingen van respectievelijk enige SPICE parameters voor bipolaire transistoren en de overeenkomstige benamingen in deze cursus (Tabel 1.5):

Tabel 1.5 Een vergelijking tussen PSPICE parameters en de parameters in dit boek voor bipolaire transistoren.

Dit boek	PSPICE	Dit boek	PSPICE	
I_S	IS	C_{je}	CJE	
B_F	BF	U_{bi}	VJE (of PE)	} emitterjunctie
U_A	VA	m^{-1}	MJE	
I_K	IK	C_{jc}	CJC	
r_b	RB	U_{bi}	VJC	} collectorjunctie
r_E	RE	m^{-1}	MJC	
		τ_F	TF	

1.7 Combinatietransistoren

De invloed van niet-idealiteiten van transistoren kan men vaak elimineren door een combinatie met een tweede transistor te maken. Soms is het handig om zo'n combinatie te beschouwen als een enkele, gecombineerde transistor met verbeterde eigenschappen. Bij transistorcombinaties kunnen we twee hoofdgroepen onderscheiden, waarbij het respectievelijk gaat om vermindering van de invloed van de basisstroom en om vermindering van de invloed van het Early effect.

1.7.1 Vermindering van de invloed van basisstromen

Een populaire transistorcombinatie in deze categorie is de zogenaamde Darlingtonschakeling (Fig. 1.25)(a).

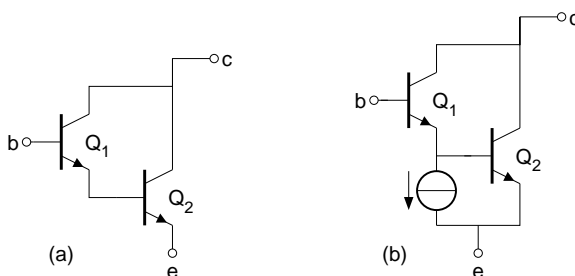


Figure 1.25: a) De Darlingtonschakeling, b) vergroting van de instelstroom van Q_1 met behulp van een extra instelbron.

De basisstroom van Q_2 wordt hierbij geleverd door Q_1 . Voor de stroomversterkingsfactor $B_{F(\text{totaal})}$ van de combinatie geldt bij kortgesloten uitgang dat

$$B_{F(\text{totaal})} = B_{F1}B_{F2}. \quad (1.52)$$

De schakeling van Fig. 1.25(a) heeft enkele ongewenste bij-effecten. Zo is de basis-emitterspanning bijna verdubbeld en ligt minder goed vast omdat de instelstroom van Q_1 afhangt van de niet nauwkeurig bekende waarde van B_{F2} . Vaak wordt Q_1 daarom met een hulpstroombron ingesteld (Fig. 1.25(b)). De klein-sigitaalstroomversterking wordt door deze gelijkstroombron niet beïnvloed. Bijkomende effecten als gevolg van deze stroombron zijn: een hogere ingangsgelijkstroom en een hogere afsnijfrequentie voor Q_1 .

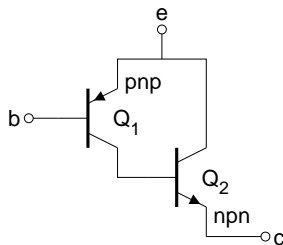


Figure 1.26: *Combinatie van een slechte pnp en een goede npn transistor, die zich als pnp transistor met een hoge stroomversterkingsfactor gedraagt.*

In de IC-techniek wordt de pnp-npn combinatie van Fig. 1.26 nogal eens toegepast. De reden hiervoor is dat het IC fabricageproces geoptimaliseerd is voor npn transistoren. De pnp transistoren hebben daardoor vele ongunstige eigenschappen zoals een lage stroomversterkingsfactor B_F , lage f_T enz. Met de combinatie van Fig. 1.26 wordt een soort pnp transistor gemaakt waarbij $B_{F(tot)} = B_{F(pnp)}B_{F(npn)}$. Ook bij deze combinatie ligt de instelstroom van Q_1 minder goed vast, hetgeen een belangrijk nadeel is. Toevoeging van een hulpbron kan ook hier weer verbetering brengen. Een radicale oplossing voor het basisstroomprobleem bij lage frequenties wordt geboden door de FET/BJT combinatie van Fig. 1.27 die zich als super n-channel FET gedraagt.

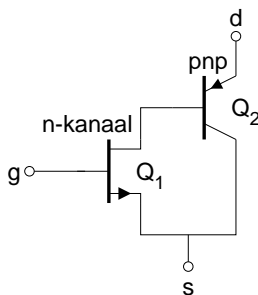


Figure 1.27: *Een super FET. De combinatie van een FET en een bipolaire transistor heeft een hoge transconductantie en een lage ingangsstroom.*

De ingangsstroom is nul, terwijl dankzij de BJT toch een hoge waarde voor de transconductantie bereikt wordt. Voor de transconductantie $g_{m(tot)}$ van de combinatie geldt:

$$g_{m(tot)} = g_{m1}\beta_{F2} \quad (1.53)$$

Het toepassen van genoemde combinaties moet gezien worden als een "paardemiddel", waarbij de verbetering van een enkele eigenschap gepaard gaat met vele nadelige invloeden, zoals een grotere spreiding in een aantal belangrijke transistorparameters.

1.7.2 Vermindering van de invloed van het Early effect

Een charmante combinatie die de invloed van het Early-effect reduceert is de zogenaamde cascodeschakeling (Fig. 1.28).

Deze schakeling is een combinatie van een CE- en een CB-schakeling en vertoont maar weinig nadelen. Spanningsveranderingen op de collector van Q_2 zijn nauwelijks te merken op de collector van Q_1 . De uitgangsimpedantie van deze combinatie is hoog doordat Q_2 in een CB-configuratie staat. De hoogfrequent eigenschappen

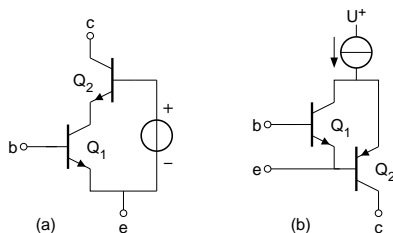


Figure 1.28: Cascodeschakeling van bipolaire transistoren a) npn-npn combinatie b) npn-pnp combinatie (gevouwen cascode)

van deze transistorcombinaties zijn eenvoudig te overzien (zie par. 7.6) hetgeen als een aantrekkelijke eigenschap mag worden beschouwd.

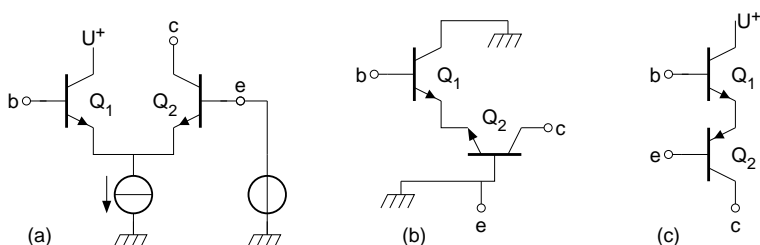


Figure 1.29: a) Long-tailed pair, b) dezelfde combinatie anders getekend, met weglating van de gelijkstroom instelbron, c) npn-pnp versie.

Een andere, zeer veel gebruikte, schakeling waarbij de terugwerking nagenoeg geëlimineerd is, is de zgn. long-tailed-pair schakeling (Fig. 1.29(a)). Deze schakeling is in feite een combinatie van een CC- en een CB-schakeling (zie Fig. 1.29(b)). De grote populariteit van deze schakeling berust op nog twee andere eigenschappen:

- de gelijkspanning van de basis-emitterspanning van Q_2 compenseert die van Q_1 zodat de ingangsspanning nihil is,
- in tegenstelling tot de CE trap treedt hier geen signaalinversie (zie par. 6.4) van ingang naar uitgang op, hetgeen vaak goed van pas komt.

We zullen deze configuratie in de komende hoofdstukken nog vaak tegenkomen. De npn-pnp uitvoering van Fig. 1.29(c) heeft vergelijkbare eigenschappen maar heeft het nadeel dat in plaats van compensatie juist verdubbeling van de ingangsgelijkspanning optreedt.

1.8 Een vergelijking tussen de verschillende actieve componenten

Ontwerpers hebben vaak de mogelijkheid om een keuze te maken tussen de verschillende typen actieve componenten. Vele geïntegreerde schakelingen zijn verkrijgbaar in zowel bipolaire versies als in CMOS versies. Door de grote technologische vooruitgang wordt het ook economisch steeds aantrekkelijker om te ontwerpen in mixed IC technologie, waarbij analoge schakelingen worden vermengd met digitale schakelingen. De geavanceerde BICMOS (ook wel BIMOS genoemd) processen lenen zich daar uitstekend toe. Op één enkele chip kunnen zowel bipolaire als CMOS componenten vervaardigd worden. In BIFET processen worden naast bipolaire transi-

storen ook JFETs gemaakt.

Men kan stellen dat de overeenkomsten tussen de componenten groot zijn, want:

- een groot deel van de basisconfiguraties kan met elk type component gemaakt worden,
- het primaire gedrag wordt gekarakteriseerd door de invloed van de sturende spanning op de uitgangsströmen (in het geval van kleine signalen, wordt dit gedrag beschreven door de transconductantie g_m),
- de transconductantie g_m is altijd positief (zie sectie 6.4).

De verschillen tussen de diverse componenten zijn echter doorslaggevend voor de *kwaliteit* van de schakeling, waarbij de beste keuze afhangt van de toepassing. De sterke en zwakke punten van de verschillende componenten zijn als volgt samen te vatten:

Een zeer sterk punt van de *bipolaire transistoren* is de grote gevoeligheid van de uitgangsströmen voor de sturende basis-emitterspanning. Als gevolg daarvan kan men met een kleine stuurspanning volstaan, waardoor het effect van parasitaire ingangscapaciteiten bij een goed ontwerp klein kan zijn. Bipolaire transistoren lenen zich daardoor uitstekend voor hoog-frequenttoepassingen. Vanwege de gunstige ruiseigenschappen en de goede onderlinge gelijkheid van bipolaire transistoren zijn deze componenten tevens uitstekend geschikt als ingangstransistoren bij laagohmige signaalbronnen. Een belangrijk nadeel van bipolaire transistoren is dat, bij een te lage waarde van U_{CE} , in het verzadigingsgebied, veel ladingsopslag en dus traagheid ontstaat. Maatregelen om dit te voorkomen vergroten veelal de complexiteit van de circuits. Doordat de basis stroomvoerend is, zijn vaak extra maatregelen nodig om de invloed ervan te beperken.

De *CMOS transistoren* hebben als voordeel dat de sturende gate diëlektrisch geïsoleerd is, waardoor de ingangsstroom voor lage frequenties nihil is. Bij een lage waarde van U_{DS} treedt geen extra ladingsopslag op en waardoor er ook geen extra traagheid ontstaat. De schakelingen met CMOS componenten zijn vaak verrassend eenvoudig. De ruiseigenschappen laten echter vaak te wensen over (veel 1/f ruis) en de onderlinge gelijkheid van de componenten is slecht, waardoor een grote offsetspanning kan ontstaan. (zie paragraaf 6.6).

De *JFET transistoren* hebben veelal een hogere transconductantie dan de CMOS componenten. De ruiseigenschappen zijn beter dan die van CMOS tegenhangers. Een belangrijk nadeel is dat alleen depleties (normally-ON) typen beschikbaar zijn, zodat de polariteit van de gate altijd tegengesteld is aan die van de source en de drain, hetgeen vaak gecompliceerde instelcircuits vereist.

In tabel 1.6 wordt een samenvatting gegeven van bovengenoemde eigenschappen.

TABEL 1.6: *De sterke en zwakke punten van de verschillende actieve componenten.*

	sterke punten	zwakke punten
CMOS	geïsoleerde gate, eenvoudige circuits,	veel 1/f ruis, veel offset, lage transconductantie,
JFET	semi-geïsoleerde gate, lage ruis,	junctie-ingang, alleen depletietypen,
Bipolair	zeer grote transconductie, kleine ruis- en offsetspanning.	basisstroom $\neq 0$, traagheid bij verzadiging.

1.9 Passieve componenten

Een ontwerper die een lineaire overdrachtsfunctie nauwkeurig moet vastleggen, zal dit over het algemeen doen met behulp van passieve componenten, omdat de parameters daarvan meestal goed bekend en stabiel zijn. Zo wordt een spanningsversterking meestal bepaald door de verhouding van twee weerstanden of twee condensatoren, een I-U omzetting door een weerstand en een integratiecoëfficiënt door een condensator. De parameters van actieve componenten zijn voor dit doel minder geschikt vanwege de grote parameterspreiding, de niet-lineariteit en de afhankelijkheid van temperatuur en spanning. Stroomspiegels (hoofdstuk 4) vormen hierop een uitzondering.

Vanwege de belangrijke rol die passieve componenten vervullen met betrekking tot de nauwkeurigheid van schakelingen zijn kwaliteitsaspecten van deze componenten van groot belang. In deze paragraaf zullen we deze kwaliteitsaspecten nader bezien.

1.9.1 Geleiders

¹ Omdat de netwerktheorie, met zijn relatief simpele wetten van Kirchhoff, met zoveel succes overal in de elektrotechniek wordt toegepast, zijn we zeer gewend geraakt aan deze modelvorming. De wetten van Kirchhoff zijn echter alleen geldig indien de elektrische en magnetische velden opgesloten zijn in impedantiesblokjes (Fig. 1.30). De verbindingsdraden hebben dan overal dezelfde potentiaal, hoe lang de draden ook mogen zijn en ongeacht de lussen die ze maken. Looptijdeffekten en straling worden verwaarloosd. Verontachtzaming van deze effecten kan echter leiden tot een ongewenst en vaak ook onbegrepen gedrag. Beruchte voorbeelden hiervan zijn:

- versterkerschakelingen die oscilleren als gevolg van te lange aansluitdraden.
- overspraak van een vermogensindtrap via de voedingsdraden naar de ingang,
- ongewenste overspraak van digitale signalen naar analoge delen van elektronische schakelingen.

Enig inzicht in deze problematiek verkrijgt men door het werkelijke gedrag van geleiders te bestuderen.

Bij geleiders kan men onderscheid maken tussen de "inwendige" en de "uitwendige" impedantie van die geleider. De inwendige spanning hangt samen met de verliezen en met de magnetische en elektrische velden binnen de geleider. De uitwendige

¹Paragraaf 1.9.1. is voor een groot deel ontleend aan Goedbloed (1993)

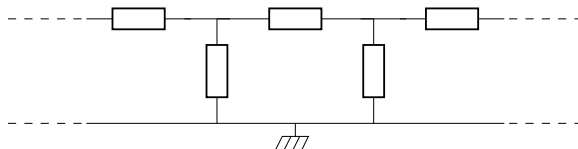


Figure 1.30: *Alle velden zijn opgesloten gedacht in de impedanties; in plaats van de Maxwellwetten gebruiken we de veel eenvoudiger Kirchhoffwetten.*

impedantie hangt samen met de magnetische en elektrische velden buiten de geleider, als gevolg van stromen door die geleider en ladingen op die geleider. Vaak overheerst de uitwendige impedantie. De beschouwing over de inwendige impedantie geeft onder meer aan waarom dikke geleiders zelden noodzakelijk zijn, doch dat hun oppervlak belangrijk is.

De inwendige impedantie

De gelijkstroomweerstand R_{DC} van een cilindrische geleider volgt uit de bekende formule

$$R_{DC} = \frac{\ell}{\sigma A}, \quad (1.54)$$

waarin ℓ de lengte van de geleider is, σ de geleidbaarheid en A het oppervlak van de dwarsdoorsnede loodrecht op de stroomrichting. In geval van wisselstroom bepaalt het skin-effect (huideffect) de stroomverdeling in de dwarsdoorsnede. Het kenmerkende van dit effect is dat bij toenemende frequentie de stroom steeds meer naar het oppervlak van de geleider wordt gedreven. De effectieve doorsnede neemt af, dus de verliesweerstand R_{AC} neemt toe. Een karakteristieke grootte is daarbij de skindiepte δ . Voor een sinusvormige stroom met een hoekfrequentie ω geldt:

$$\delta = \sqrt{\frac{2}{\omega \mu \sigma}} \quad (1.55)$$

waarbij $\mu = \mu_r \mu_o$ de permeabiliteit van het materiaal is. Voor een ronde, rechte geleider met dikte d geldt in eerste orde benadering als $\sigma < d$:

$$\frac{R_{AC}}{R_{DC}} = \frac{d}{4\delta} \quad (1.56)$$

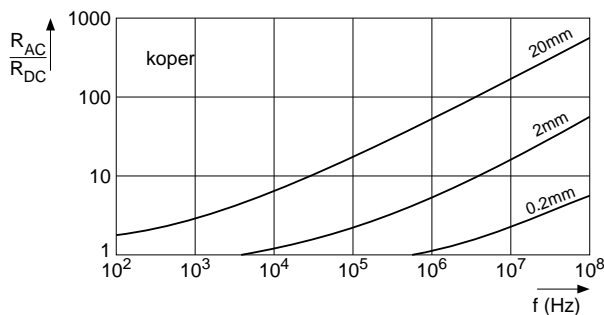


Figure 1.31: *De weerstandtoename voor ronde koperen geleiders als gevolg van het skin-effect versus de frequentie (ontleend aan Goedbloed 1993).*

Het Ohmse deel van de (inwendige) impedantie is dus frequentieafhankelijk. Voorbeelden voor R_{AC}/R_{DC} zijn gegeven in Fig. 1.31. Belangrijkste conclusie daarbij is: het skin-effect is bij dikke geleiders eerder merkbaar dan bij dunne. Doordat het

skin-effect de stroom naar het oppervlak duwt kan een lage R_{AC} alleen maar bereikt worden door veel oppervlak aan te bieden. Het heeft dus weinig zin een (zeer) dikke geleider als referentie-geleider (aardleiding) te kiezen als het om signalen met hoge frequenties gaat. Een dunne folie werkt dan zeker zo goed. Een folie of strip is ook interessant voor het bereiken van een lage uitwendige impedantie (zie hierna). Het reactieve deel van de inwendige impedantie binnen de geleider neemt als gevolg van skin-effect af met de frequentie. In de meeste gevallen is deze term verwaarloosbaar, zeker in vergelijking tot het reactieve deel van de uitwendige impedantie.

De uitwendige impedantie

De uitwendige geleiderimpedantie bestaat uit een inductief deel, L , samenhangend met de magnetische velden buiten de geleider, die veroorzaakt worden door de stroom in de geleider, en uit een capacitief deel, C , samenhangend met de elektrische velden als gevolg van de ladingen op de geleider. De waarden van L en C zijn daarbij afhankelijk van:

- de vorm van de geleider
- de vorm van de stroomvoerende lus
- de elektrische eigenschappen van de omgeving van de stroomvoerende lus.

Voor een lange ronde geleider in de vrije ruimte is af te leiden dat L is gegeven door:

$$L = \frac{\mu\ell}{2\pi} \left\{ \ln\left(\frac{\ell}{d}\right) - 1 \right\}, \quad (1.57)$$

waarin ℓ de lengte is van de geleider met diameter d .

Vergelijking (1.57) vormt slechts een voorbeeld. Voor tal van configuraties is L uit te rekenen, zie onder meer (Hilberg 1979). Passen we (1.57) toe op een koperen draad met dikte $d = 3$ mm en lengte $\ell = 1$ m, dan volgt $L = 1.2\mu$ H. Verder is na te gaan dat al bij relatief lage frequenties geldt dat $\omega L \gg R_{AC}$, zodat al snel de uitwendige zelfinductie de totale impedantie van de geleider bepaalt (even afgezien van de invloed van C , zie hieronder). Voeren we in de verschillende formules voor L realistische waarden in voor de geleiderafmetingen, dan komen we tot de zeer bruikbare vuistregel:

$$L/\ell = 1\mu\text{H/m} = 1\text{nH/mm}. \quad (1.58)$$

Men doet er goed aan om voor hoge frequenties elke geleider in eerste instantie te zien als een zelfinductie (bij 100MHz, een frequentie uit de FM-band, is $\omega L/\ell \simeq 628\Omega/\text{m}$).

Er is reeds opgemerkt dat een stripvormige geleider met veel oppervlak meestal bruikbaar is dan een dikke geleider. Voor de zelfinductie L is dit geïllustreerd in Fig. 1.32. Daar is, L voor een met een lengte van 1m strip en een dikte van 1mm en een breedte b variërend van 1 tot 100mm, gegeven. Tevens is L gegeven voor een ronde draad met een lengte van 1m en een diameter d , waarbij d zo gekozen is dat strip en draad dezelfde omtrek hebben.

We concluderen dat de beide zelfinducties bij een gegeven omtrek slechts weinig van elkaar verschillen, doch dat de diameter d van de draad, eveneens in Fig. 1.32 gegeven, al snel tot onhandelbare waardes groeit terwijl de strip hanteerbaar blijft. Men kan zelf nagaan dat de dikte van de strip een ondergeschikte rol speelt. Merk voorts op dat "een grote plaat" een zeer lage zelfinductie heeft. Een vuistregel, die uit het voorgaande volgt, is: "Een laag-impedantie geleider is een geleider met veel oppervlak".

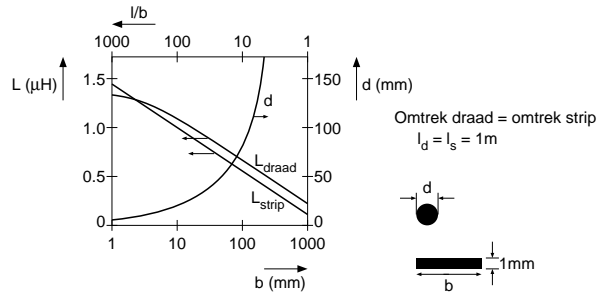


Figure 1.32: Een vergelijking tussen de zelfinductie van een ronde draad en een strip bij een grote afstand tot de retourgeleider (ontleend aan Goedbloed 1993.)

We hebben tot nu toe aangenomen dat de geleider zich op grote afstand van de retourgeleider bevindt. Het is meestal echter veel beter om geleider en retourgeleider dicht bij elkaar te leggen, want:

- de zelfinductie van geleiders die vlak naast hun retourgeleiders liggen is veel lager,
- het "buitenveld" van een geleider-retourgeleiderpaar is veel kleiner doordat de velden van beide geleiders elkaar compenseren, hierdoor is de magnetische koppeling van zo'n geleiderpaar met andere circuitdelen veel minder. Het twisten van de geleiders, indien mogelijk, draagt nog extra tot deze compensatie bij.

Vooral voor hoog-frequente stromen is het van groot belang om te analyseren hoe de stroomlussen zich sluiten en om bij de realisatie van het ontwerp te pogen om de lusoppervlakten te minimaliseren. De wijze waarop schema's getekend worden -met de positieve voeding boven en de negatieve voeding beneden- suggereert eigenlijk een zeer ongunstige situatie omdat de stroomlussen middels de voeding via zeer grote lussen gesloten worden. Men doet er goed aan in printen de voedingsrails zo dicht mogelijk bij elkaar te leggen.

Indien een geleider zich boven een geleidend vlak bevindt waardoor de retourstroom loopt, dan zal dank zij het zgn. proximityeffect deze retourstroom zo dicht mogelijk onder de geleider gaan lopen: stroomlussen streven naar minimaliseren van het lusoppervlak. Dit is een erg plezierige omstandigheid. De ontwerper van een print-layout doet er goed aan hiermee rekening te houden door er voor te zorgen dat de retourstroom de ideale weg kan volgen. Het is bijvoorbeeld gunstig om componenten vlakbij en parallel aan het referentievlak te situeren. Dit vlak kan als een groot kopervlak zijn uitgevoerd, of als een rooster met niet al te grote mazen.

In Fig. 1.33 is de zelfinductie en de capaciteit van een ronde geleider boven een geleidend retourvlak weergegeven (Hilberg 1979).

Vervolgens beschouwen we de capaciteit C van een geleider naar zijn omgeving. We geven hier direct wat resultaten.

In Fig. 1.34 is de capaciteit tussen twee rechte ronde geleiders per eenheid van lengte gegeven als functie van de hartafstand tussen de geleiders die een dikte van 1mm hebben. De onderste curve geeft diezelfde capaciteit, maar nu in aanwezigheid van een metalen vlak op een afstand $h = 10\text{mm}$. De hier aangegeven capaciteit is bijvoorbeeld van groot belang bij capacatieve overspraak tussen geleiders.

Uit Fig. 1.34 concluderen we dat de capaciteit (en hetzelfde geldt voor de zelfinductie) afhangt van de vorm van de stroomkring en de situering van de stroomkring t.o.v. de omgeving (onderste curve). Ook volgt dat een lagere waarde van C bereikt wordt door de geleiders van elkaar te verwijderen, doch dat wanneer $D/d > 10$

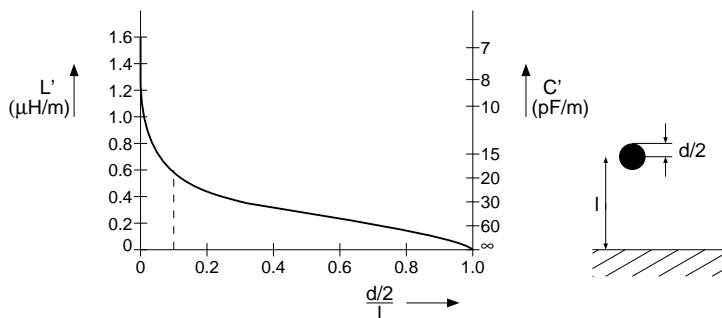


Figure 1.33: De zelfinductie en capaciteit per lengte-eenheid voor een ronde geleider evenwijdig aan een geleidend vlak (ontleend aan Hilberg, 1979).

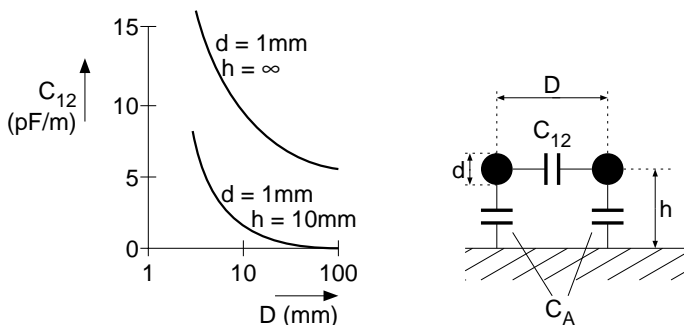


Figure 1.34: De capaciteit per lengte-eenheid tussen twee evenwijdige ronde geleiders en de beïnvloeding daarvan door de aanwezigheid van een geleidend vlak.

wordt levert dat weinig winst op. Veel meer winst wordt dan verkregen door de geleiders dicht bij een geleidend vlak te brengen (onderste curve). Natuurlijk hebben de geleiders in die situatie ook een capaciteit naar dat vlak toe (Fig. 1.34). Indien $D \gg (d, h)$ geldt voor deze capaciteit C_A :

$$C_A = \ell \pi \epsilon / \ln(4h/d). \tag{1.59}$$

Conclusies als bovenstaanden zijn van groot belang bij het bepalen van de samenstelling van kabelbomen, de layout van kabels en bij het ontwerpen van PC-boards.

1.9.2 Condensatoren

Figuur 1.35 toont een bruikbaar model van een niet-ideale condensator, waarmee diverse kwaliteitsaspecten kunnen worden toegelicht. Dit model bevat de volgende elementen: de geïdealiseerde capaciteit C , de isolatieverliezen R_p , de parasitaire zelfinductie L_s , en de diëlektrische absorptie R_{da} en C_{da} .

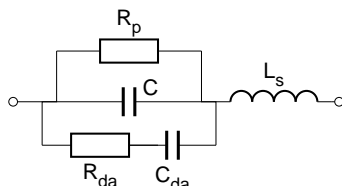


Figure 1.35: Vervangingsschema van een condensator.

Diëlektrische absorptie, ook wel diëlektrische relaxatie genoemd, is het verschijnsel dat een opgeladen condensator na kortsluiting niet meteen zijn gehele lading afgeeft. Figuur 1.36 illustreert dit effect.

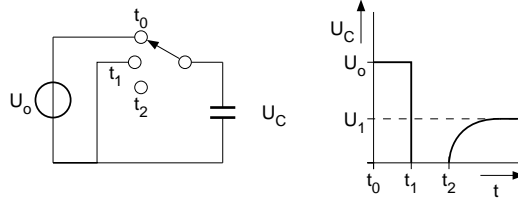


Figure 1.36: a) Schakeling om diëlektrische absorptie te meten, b) de condensatorspanning versus de tijd.

Op het tijdstip $t = t_o$ is de condensator opgeladen tot de bronspanning U_o . Op het tijdstip $t = t_1$ wordt hij voor een bepaalde gespecificeerde tijd, bv. tussen de 1s en 10s, kortgesloten. Als dan voor $t = t_2$ de schakelaar geopend wordt, neemt de condensatorspanning weer toe tot een deel U_1 van de oorspronkelijke waarde U_o . De tijdconstante die hierbij geldt kan vele tientallen seconden bedragen. Deze "geheugenwerking" is karakteristiek voor het gebruikte diëlektricum.

In de praktijk kan diëlektrische absorptie veel problemen veroorzaken (Kuenen and Meijer 1994). Zo kan een spanning-frequentie converter (VCO) een onverwachte niet- lineariteit vertonen en een sample-hold schakeling, waarbij de condensator als geheugen element wordt gebruikt, tevens enige ongewenste geheugenwerking. Uitgedrukt in een percentage van de oorspronkelijke condensatorspanning kan diëlektrische absorptie zo'n 0,2% bedragen voor de veel gebruikte keramische en polycarbonaat condensatoren, hetgeen bij data-aquisitiesystemen een fout kan opleveren van een half bit op de 8 bits. Veel beter in dit opzicht zijn condensatoren met teflon, polystyreen of polypropyleen diëlektra's; met een diëlektrische absorptie $< 0,02\%$. Met name de teflon en polystyreen condensatoren zijn superieur. Heel slecht in dit opzicht zijn de elektrolytische en tantalium condensatoren, met diëlektrische absorptie coëfficiënten die wel 10% kunnen bedragen.

De lekweerstand R_p is een karakteristiek voor de isolatieverliezen van het gebruikte diëlektricum. Fabrikanten specificeren gewoonlijk de zelfontlaadtijdconstante $R_p C$ van het diëlektricum, welke aan de lage kant zo'n 1s bedraagt voor elektrolytische condensatoren en voor de beste polystyreen of polypropyleen condensatoren wel 10^6 s kan bedragen. Bij dergelijke extreem lage verliezen overheersen veelal andere effecten, zoals vervuiling van de component of de montageplaat.

De parasitaire zelfinductie L_s hangt niet alleen af van de aansluitdraden (zie 1.9.1) maar ook van de interne condensatorstructuur (gewikkeld of gelaagd). Keramische multilayer condensatoren (Fig. 1.37), die zonder speciale aansluitdraden op de print gemonteerd kunnen worden, zijn in dit opzicht erg goed. Elektrolytische condensatoren hebben een hoge parasitaire zelfinductie. Fabrikanten specificeren de serie inductantie vaak met een plot van de condensatorimpedantie als functie van de frequentie (Fig. 1.38).

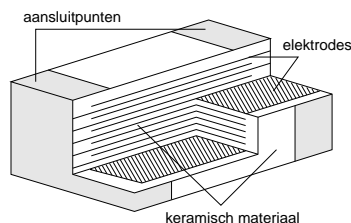


Figure 1.37: Opbouw van een keramische multilayer condensator (Philips 1985).

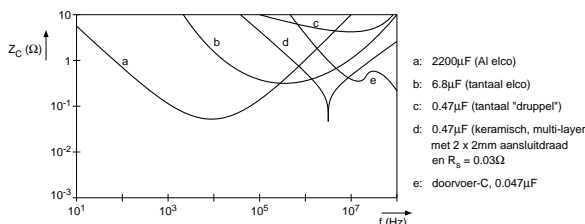


Figure 1.38: *De impedantie van een aantal typen condensatoren versus de frequentie, (ontleend aan Goedbloed 1994).*

1.9.3 Spoelen en transformatoren

Spoelen en transformatoren zijn onmisbare elementen in de elektrotechniek. Met name waar het gaat om het opwekken, overdragen en selectief verwerken van grote vermogens, blijkt men met magnetisch velden meer te kunnen bereiken dan met elektrische velden [de Jong, 1994²]. Vandaar dat spoelen en transformatoren on-
 vervangbaar zijn in de vermogenselektronica, de mechatronica en bij andere hoog-energetische toepassingen. In de laag-vermogen elektronica bestaat er een sterke tendens om het gebruik van spoelen en transformatoren te vermijden. De reden hiervoor is dat deze componenten duur en volumineus zijn en bovendien nogal wat ongunstige eigenschappen bezitten. Figuur 1.39 toont eenvoudige vervangingsschema's voor een spoel en een transformator. De meeste parasitaire elementen zijn hierbij naar één zijde van het model gebracht. Desgewenst kan men ook van een symmetrisch vervangingsschema uitgaan.

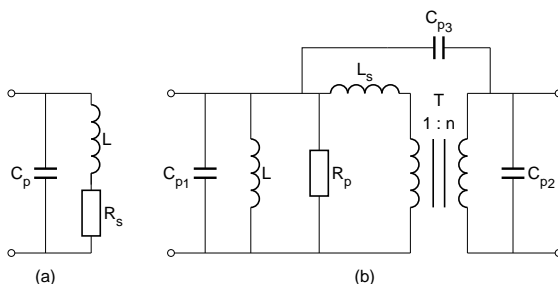


Figure 1.39: *Eenvoudige vervangingsschema's van a) een spoel, b) een transformator.*

De vervangingsschema's geven de volgende fysische effecten en elementen weer: een ideale transformator met overzetverhouding $1 : n$, de zelfinductie van de ideale spoel L , de parasitaire capaciteiten C_p , de verliezen in de kern en de wikkelingen R_p , en de spreidingszelfinductie L_s .

De voornaamste niet-idealiteiten van transformatoren en spoelen zullen we nu nader toelichten:

- **Kernverliezen**

Kernverliezen komen in het model tot uiting in de verliesweerstand R_p . Ze nemen toe bij hogere frequenties. Er is een grote verscheidenheid aan kernmateriaal dat geoptimaliseerd is voor een bepaald frequentiegebied. Voor de allerlaagste frequenties gebruikt men vaak ijzer (blik) vanwege de zeer hoge

²De maximum energie dichtheid van elektrische velden is zeer laag: $\frac{1}{2} \Sigma E^2 = 4.4 \text{ J/m}^3$, in lucht voor $E = 10^6 \text{ V/m}$ (limiet met betrekking tot doorslag). Voor magnetische velden is dit $\frac{1}{2} \mu^{-1} B^2 = 4.10^5 \text{ J/m}^3$, in lucht voor $B = 1 \text{ T}$

permeabiliteit en de hoge verzadigingsinductie (zie hierna). Voor hogere frequenties worden voornamelijk ferrieten gebruikt.

- **Koperverliezen**

Koperverliezen zijn een rechtstreeks gevolg van de (ohmse) weerstand van het wikkeldraad. De kernvormen zijn door de fabrikanten meestal zo gekozen dat bij optimaal gebruik van de wikkelruimte de koperverliezen niet te veel verschillen van de kernverliezen.

- **Parasitaire capaciteit**

Bij hogere frequenties wordt het gedrag van spoelen en transformatoren sterk beïnvloed door de aanwezigheid van parasitaire capaciteiten van de wikkelingen en de kern. Voor zeer hoge frequenties (hoger dan enkele MHz) worden uitsluitend één-laagswikkelingen toegepast. De kernvormen zijn hierop aangepast.

- **Onnauwkeurigheid en temperatuurafhankelijkheid van de zelfinductie**

De relatieve permeabiliteit μ_r van het kernmateriaal is meestal niet nauwkeurig bekend. Toleranties van $\pm 50\%$ zijn normaal. Om de nauwkeurigheid van spoelen te verhogen kan men kernen gebruiken die voorzien zijn van een luchtspleet. In potkernen bijvoorbeeld zijn dergelijke luchtspleten met grote precisie aangebracht. De effectieve permeabiliteit is dan weliswaar lager, maar ook veel nauwkeuriger ($\pm 1\%$).

- **Verzadiging van de kern**

Dit verschijnsel treedt op indien de magnetische inductie van de kern een bepaalde waarde overschrijdt. De permeabiliteit van het materiaal neemt bij verzadiging sterk af, waardoor de zelfinductie vermindert en stroomafhankelijk wordt. Bovendien neemt de straling, d.w.z. het veld buiten de kern, sterk toe. Vooral moet men indien er gelijkstroom door de wikkelingen loopt of indien bij lage frequenties de spanning per winding groot is, op verzadiging bedacht zijn.

- **Spreidingszelfinductie**

Een deel van het magnetische veld in een transformator zal slechts door één van de wikkelingen omvat worden in plaats van door beide wikkelingen. Dit zogenaamde spreidingsveld draagt niet bij tot de gewenste overdracht van signalen en vermogen en kan bovendien signalen induceren in delen van de schakeling waar dit erg nadelig is. Bij voedingstransformatoren, waar de velden erg sterk zijn, kan zelfs bij een goede magnetische koppeling tussen beide wikkelingen het spreidingsveld aanzienlijk zijn hetgeen kan leiden tot de inductie van signalen met de voedingsfrequentie (bron) en harmonischen daarvan in de overige delen van de schakeling. Bij h.f. transformatoren is de magnetische koppeling meestal problematisch omdat de magnetische permeabiliteit bij hoge frequenties laag is. Vaak kan de magnetische koppeling geoptimaliseerd worden door een speciale wikkelwijze toe te passen.

1.9.4 Weerstanden

Eigenschappen van weerstanden

Van alle elektronische componenten geven de weerstanden de minste problemen. Vanwege hun nauwkeurigheid zijn het geliefde elementen in bijvoorbeeld terugkoppelnetswerken. Door de weerstanden zo'n belangrijke plaats toe te bedelen is de nauwkeurigheid ervan bepalend voor die van de gehele schakeling, waardoor de

geringe niet-idealiteiten van de weerstanden toch nog veel gewicht krijgen. Fabrikanten van weerstanden hebben dit goed begrepen en offeren een grote verscheidenheid aan weerstanden die in bepaalde opzichten zijn geoptimaliseerd. Voor wat betreft de nauwkeurigheid stelt men eisen ten aanzien van:

- **De absolute nauwkeurigheid**, welke van belang is, indien men een weerstand, gebruikt als referentieweerstand, om bijvoorbeeld andere weerstanden mee te vergelijken.
- **De relatieve nauwkeurigheid**, welke van belang is indien men een weerstandverhouding wil vastleggen, bijvoorbeeld om een bepaalde versterkingsfactor te realiseren. Bij gelijke weerstanden wordt de mate van gelijkheid meestal aangeduid als "matching".

Men moet bedacht zijn op de volgende niet-idealiteiten:

- **Temperatuurafhankelijkheid** De temperatuurcoëfficiënt (t.c.) van weerstanden wordt meestal uitgedrukt in ppm/°C (ppm = parts per million = miljoenste delen). Voor de veel gebruikte metaalfilmweerstand is dit enkele tientallen ppm/°C. Indien een zeer goede relatieve nauwkeurigheid vereist is kan men gebruik maken van dunne-film netwerken. Bij zulke netwerken is het weerstandsmateriaal voor verscheidene weerstanden opgebracht op een gemeenschappelijke drager. Deze drager is thermisch geleidend, waardoor de weerstanden slechts weinig in temperatuur zullen verschillen. Ook in de IC-techniek kan men zeer goede weerstandsnetwerken maken met metaallegeringen die rechtstreeks op het silicium worden opgedampt. In de IC techniek maakt men veel gebruik van diffusieweerstanden die tegelijkertijd met de transistoren worden vervaardigd. Deze weerstanden hebben een zeer hoge niet-lineaire t.c. (1000-2000 ppm/°C). De matching van weerstandsparen is echter bijzonder goed (de mismatch in de t.c.'s is kleiner dan 30 ppm/°C).
- **Spanningsafhankelijkheid** De in de IC-techniek veel gebruikte diffusieweerstanden zijn spanningsafhankelijk (1000- 2000 ppm/V), hetgeen niet-lineariteit in de U-I karakteristiek kan veroorzaken.
- **Parasitaire capaciteit en zelfinductie** Voor de toelichting van deze verschijnselen verwijzen we u graag naar paragraaf 1.9.2. Het effect van parasitaire zelfinducties kan men vaak verminderen door het parallel schakelen van enige weerstanden. Het effect van parasitaire capaciteiten kan men vaak verminderen door weerstanden in serie te schakelen:

VOORBEELD 1.2: Bij veel weerstandscomponenten hangt de parasitaire capaciteit C_p (Fig. 1.40) niet af van de weerstandswaarde R . Door twee weerstanden met de halve waarde in serie te schakelen (Fig. 1.40) verkrijgt men een schakeling waarvan de effectieve parasitaire capaciteit gehalveerd is.

Regelbare weerstanden en trimming

In veel toepassingen is het wenselijk dat weerstandswaarden na assemblage van de componenten nog veranderd kunnen worden. Dit kan met gebruikmaking van de volgende componenten of technologieën:

- **Potentiometers** Deze componenten worden toegepast indien men veelvuldig de weerstandswaarden moet instellen. De bedrijfszekerheid van potentiometers is vaak problematisch. Goede potentiometers zijn kostbaar.

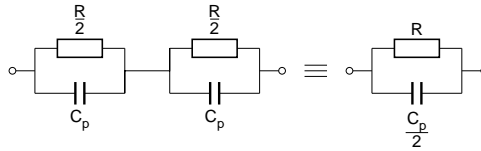


Figure 1.40: *Door het in serie schakelen van weerstandscomponenten kan men de effectieve parasitaire capaciteit verminderen.*

- **Trim potentiometers** Deze componenten worden toegepast indien de instelling slechts incidenteel hoeft te worden gewijzigd. Ook hier gaat hoge kwaliteit samen met hoge kosten.
- **Dikke-film schakelingen** De opkomst van dikke-film techniek is voor een niet onbelangrijk deel te danken aan de mogelijkheid om weerstanden zeer nauwkeurig (0,1%) te trimmen. Dit gebeurt met behulp van zandstralen of laserstralen.
- **Het parallel of serie schakelen van weerstanden** Bij massaproductie bereikt men een kwalitatief goede afregeling door afhankelijk van testresultaten extra serie- of parallelweerstand in de schakeling te assembleren.